

日 本 国 特 許 庁  
JAPAN PATENT OFFICE

11002 U.S. PTO  
10/083145  
02/27/02

別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office

出 願 年 月 日  
Date of Application:

2001年 3月 9日

出 願 番 号  
Application Number:

特願2001-067645

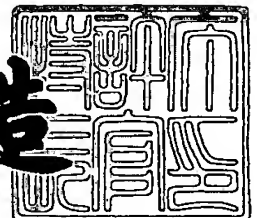
出 願 人  
Applicant(s):

セイコーエプソン株式会社

2001年11月26日

特 許 庁 長 官  
Commissioner,  
Japan Patent Office

及 川 耕 造



出証番号 出証特2001-3103964

【書類名】 特許願

【整理番号】 J0082023

【提出日】 平成13年 3月 9日

【あて先】 特許庁長官殿

【国際特許分類】 G06G 3/36

【発明者】

    【住所又は居所】 長野県諏訪市大和3丁目3番5号 セイコーエプソン株式会社内

    【氏名】 小澤 裕

【特許出願人】

    【識別番号】 000002369

    【氏名又は名称】 セイコーエプソン株式会社

【代理人】

    【識別番号】 100093388

    【弁理士】

    【氏名又は名称】 鈴木 喜三郎

    【連絡先】 0 2 6 6 - 5 2 - 3 1 3 9

【選任した代理人】

    【識別番号】 100095728

    【弁理士】

    【氏名又は名称】 上柳 雅誉

【選任した代理人】

    【識別番号】 100107261

    【弁理士】

    【氏名又は名称】 須澤 修

【手数料の表示】

    【予納台帳番号】 013044

    【納付金額】 21,000円

【提出物件の目録】

【物件名】 明細書 1

【物件名】 図面 1

【物件名】 要約書 1

【包括委任状番号】 9711684

【ブルーフの要否】 要

【書類名】 明細書

【発明の名称】 電気光学装置の駆動方法、電気光学装置の駆動回路、電気光学装置および電子機器

【特許請求の範囲】

【請求項 1】 複数の走査線と複数のデータ線との各交差に対応して配設された第 1 の電極と、前記第 1 の電極に対向して設けられる第 2 の電極と、前記第 1 の電極毎に設けられ、前記走査線を介して供給される走査信号によって、前記データ線と前記第 1 の電極との間を導通させるスイッチング素子とを有し、前記第 1 の電極と前記第 2 の電極との間の電圧に基づき表示が行われる電気光学装置の駆動方法であって、

前記複数の走査線のうち、一部の走査線を有する第 1 の表示領域のみを表示状態とする一方、その他の走査線を有する第 2 の表示領域を非表示とする場合に、

前記第 1 の表示領域の走査線のみを走査する第 1 の期間と、

前記第 1 の表示領域の走査線および前記第 2 の表示領域の走査線の両方を順次走査する第 2 の期間と

を有することを特徴とする電気光学装置の駆動方法。

【請求項 2】 前記第 1 の期間と前記第 2 の期間とを周期的に繰り返すことを特徴とする請求項 1 記載の電気光学装置の駆動方法。

【請求項 3】 前記第 2 の期間では、前記第 2 の表示領域の走査線が選択されている間、該第 2 の表示領域を非表示とするための信号電位を、前記データ線に供給することを特徴とする請求項 1 または 2 記載の電気光学装置の駆動方法。

【請求項 4】 複数の走査線と複数のデータ線との各交差に対応して配設された第 1 の電極と、前記第 1 の電極に対向して設けられる第 2 の電極と、前記第 1 の電極毎に設けられ、前記走査線を介して供給される走査信号によって、前記データ線と前記第 1 の電極との間を導通させるスイッチング素子とを有し、前記第 1 の電極と前記第 2 の電極との間の電圧に基づき表示が行われる電気光学装置の駆動方法であって、

一つのフレーム期間を複数のサブフィールド期間に分割し、前記各サブフィールド期間において、各画素の階調に応じて当該画素のオンまたはオフを制御し、

前記複数の走査線のうち、一部の走査線を有する第 1 の表示領域のみを表示状態とする一方、その他の走査線を有する第 2 の表示領域を非表示とする場合に、

前記サブフィールド期間のうち第 1 のサブフィールド期間には、前記第 1 の表示領域の走査線のみを走査し、

前記サブフィールド期間のうち第 2 のサブフィールド期間には、前記第 1 の表示領域の走査線及び前記第 2 の表示領域の走査線の両方を順次走査する

ことを特徴とする電気光学装置の駆動方法。

【請求項 5】 各フレーム期間は、前記第 1 のサブフィールド期間と前記第 2 のサブフィールド期間の両方を有することを特徴とする請求項 4 記載の電気光学装置の駆動方法。

【請求項 6】 前記フレーム期間は、

前記第 1 のサブフィールドのみを有する第 1 のフレーム期間と、

前記第 2 のサブフィールド期間及び前記第 2 のサブフィールド期間を有する第 2 のフレーム期間とからなり、

前記第 1 のフレーム期間と前記第 2 のフレーム期間を周期的に繰り返すことを特徴とする請求項 4 記載の電気光学装置の駆動方法。

【請求項 7】 前記第 2 のサブフィールド期間では、前記第 2 の表示領域の走査線が選択されている間、該第 2 の表示領域を非表示とするための信号電位を、前記データ線に供給することを特徴とする請求項 4 乃至 6 いずれか記載の電気光学装置の駆動方法。

【請求項 8】 複数の走査線と複数のデータ線との各交差に対応して配設された第 1 の電極と、前記第 1 の電極に対向して設けられる第 2 の電極と、前記第 1 の電極毎に設けられ、前記走査線を介して供給される走査信号によって、前記データ線と前記第 1 の電極との間を導通させるスイッチング素子とを有し、前記第 1 の電極と前記第 2 の電極との間の電圧に基づき表示が行われる電気光学装置の駆動回路であって、

前記複数の走査線のうち、一部の走査線を有する第 1 の表示領域のみを表示状態とする一方、その他の走査線を有する第 2 の表示領域を非表示とする場合に、

第 1 の期間において前記第 1 の表示領域の走査線のみを走査し、第 2 の期間に

において前記第 1 の表示領域の走査線および前記第 2 の表示領域の走査線の両方を順次走査する

ことを特徴とする電気光学装置の駆動回路。

【請求項 9】 前記第 1 の期間と前記第 2 の期間とを周期的に繰り返すことを特徴とする請求項 8 記載の電気光学装置の駆動装置。

【請求項 10】 前記第 2 の期間では、前記第 2 の表示領域の走査線が選択されている間、該第 2 の表示領域を非表示とするための信号電位を、前記データ線に供給することを特徴とする請求項 8 または 9 記載の電気光学装置の駆動回路。

【請求項 11】 複数の走査線と複数のデータ線との各交差に対応して配設された第 1 の電極と、前記第 1 の電極に対向して設けられる第 2 の電極と、前記第 1 の電極毎に設けられ、前記走査線を介して供給される走査信号によって、前記データ線と前記第 1 の電極との間を導通させるスイッチング素子とを有し、前記第 1 の電極と前記第 2 の電極との間の電圧に基づき表示が行われる電気光学装置を駆動する電気光学装置の駆動回路であって、

一つのフレーム期間を複数のサブフィールド期間に分割し、前記各サブフィールド期間において、各画素の階調に応じて当該画素のオンまたはオフを制御し、

前記複数の走査線のうち、一部の走査線を有する第 1 の表示領域のみを表示状態とする一方、その他の走査線を有する第 2 の表示領域を非表示とする場合に、

前記サブフィールド期間のうち第 1 のサブフィールド期間には、前記第 1 の表示領域の走査線のみを走査し、

前記サブフィールド期間のうち第 2 のサブフィールド期間には、前記第 1 の表示領域の走査線及び前記第 2 の表示領域の走査線の両方を順次走査する

ことを特徴とする電気光学装置の駆動回路。

【請求項 12】 各フレーム期間は、前記第 1 のサブフィールド期間と前記第 2 のサブフィールド期間の両方を有することを特徴とする請求項 11 記載の電気光学装置の駆動回路。

【請求項 13】 前記フレーム期間は、

前記第 1 のサブフィールドのみを有する第 1 のフレーム期間と、

前記第 2 のサブフィールド期間及び前記第 2 のサブフィールド期間を有する第 2

のフレーム期間とからなり、

前記第1のフレーム期間と前記第2のフレーム期間を周期的に繰り返すことを特徴とする請求項 1 1 記載の電気光学装置の駆動回路。

【請求項 1 4】 前記第 2 のサブフィールド期間では、前記第 2 の表示領域の走査線が選択されている間、該第2の表示領域を非表示とするための信号電位を、前記データ線に供給することを特徴とする請求項 1 1 乃至 1 3 いずれか記載の電気光学装置の駆動回路。

【請求項 1 5】 複数の走査線と複数のデータ線との各交差に対応して配設された第 1 の電極と、前記第 1 の電極に対向して設けられる第 2 の電極と、前記第 1 の電極毎に設けられ、前記走査線を介して供給される走査信号によって、前記データ線と前記第 1 の電極との間を導通させるスイッチング素子とを有し、前記第 1 の電極と前記第 2 の電極との間の電圧に基づき表示を行う電気光学装置であって、

前記複数の走査線のうち、一部の走査線を有する第 1 の表示領域のみを表示状態とする一方、その他の走査線を有する第 2 の表示領域を非表示とする場合に、

第 1 の期間において前記第 1 の表示領域の走査線のみが走査され、第 2 の期間において前記第 1 の表示領域の走査線および前記第 2 の表示領域の走査線の両方が順次走査される

ことを特徴とする電気光学装置。

【請求項 1 6】 前記第 1 の期間と前記第 2 の期間とが周期的に繰り返されることを特徴とする請求項 1 5 記載の電気光学装置。

【請求項 1 7】 前記第 2 の期間では、前記第 2 の表示領域の走査線が選択されている間、該第2の表示領域を非表示とするための信号電位を、前記データ線に供給することを特徴とする請求項 1 5 または 1 6 記載の電気光学装置。

【請求項 1 8】 複数の走査線と複数のデータ線との各交差に対応して配設された第 1 の電極と、前記第 1 の電極に対向して設けられる第 2 の電極と、前記第 1 の電極毎に設けられ、前記走査線を介して供給される走査信号によって、前記データ線と前記第 1 の電極との間を導通させるスイッチング素子とを有し、前記第 1 の電極と前記第 2 の電極との間の電圧に基づき表示を行う電気光学装置であ

って、

一つのフレーム期間を複数のサブフィールド期間に分割し、前記各サブフィールド期間において、各画素の階調に応じて当該画素のオンまたはオフを制御し、

前記複数の走査線のうち、一部の走査線を有する第1の表示領域のみを表示状態とする一方、その他の走査線を有する第2の表示領域を非表示とする場合に、

前記サブフィールド期間のうち第1のサブフィールド期間には、前記第1の表示領域の走査線のみが走査され、

前記サブフィールド期間のうち第2のサブフィールド期間には、前記第1の表示領域の走査線及び前記第2の表示領域の走査線の両方が順次走査される

ことを特徴とする電気光学装置。

【請求項19】 各フレーム期間は、前記第1のサブフィールド期間と前記第2のサブフィールド期間の両方を有することを特徴とする請求項18記載の電気光学装置。

【請求項20】 前記フレーム期間は、

前記第1のサブフィールドのみを有する第1のフレーム期間と、

前記第2のサブフィールド期間及び前記第2のサブフィールド期間を有する第2のフレーム期間とからなり、

前記第1のフレーム期間と前記第2のフレーム期間が周期的に繰り返えられることを特徴とする請求項18記載の電気光学装置。

【請求項21】 前記第2のサブフィールド期間では、前記第2の表示領域の走査線が選択されている間、該第2の表示領域を非表示とするための信号電位を、前記データ線に供給されることを特徴とする請求項18乃至20いずれか記載の電気光学装置。

【請求項22】 請求項15乃至21の何れかに記載の電気光学装置を有することを特徴とする電子機器。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

本発明は、電気光学装置の駆動に用いて好適な電気光学装置の駆動方法、電気



光学装置の駆動回路、電気光学装置の駆動装置、電気光学装置および電子機器に関する。

#### 【0002】

##### 【背景技術】

電気光学装置、例えば、電気光学材料として液晶を用いた液晶表示装置は、陰極線管（CRT）に代わるディスプレイデバイスとして、各種情報処理機器の表示部や液晶テレビなどに広く用いられている。ここで、電気光学装置は、例えば、マトリクス状に配列した画素電極と、この画素電極に接続されたTFT（Thin Film Transistor：薄膜トランジスタ）のようなスイッチング素子などが設けられた素子基板と、画素電極に対向する対向電極が形成された対向基板と、これら両基板との間に充填された電気光学材料たる液晶とから構成される。

#### 【0003】

そして、このような構成において、走査線を介してスイッチング素子に走査信号を印加すると、当該スイッチング素子が導通状態となる。この導通状態の際に、データ線を介して画素電極に、階調に応じた電圧の画像信号を印加すると、当該画素電極および対向電極の間の液晶層に画像信号の電圧に応じた電荷が蓄積される。電荷蓄積後、当該スイッチング素子をオフ状態としても、当該液晶層における電荷の蓄積は、液晶層自身の容量性や蓄積容量などによって維持される。このように、各スイッチング素子を駆動させ、蓄積させる電荷量を階調に応じて制御すると、画素毎に液晶の配向状態が変化するので、画素毎に濃度が変化することになる。このため、階調表示することが可能となるのである。

#### 【0004】

ところで、各種情報処理機器等の高機能化に伴って液晶表示装置の表示領域も一層広くすることを要請されているが、情報処理機器等の使用態様によっては、必ずしも全表示領域が必要でない場合もある。例えば、携帯電話機等においては液晶表示装置にWebページやその他の画像を表示する際には広い表示領域が求められるが、待ち受け時、発着信時、あるいは単なる音声通話時においては、時刻、感度、バッテリー残量、相手先電話番号等、表示すべき情報は僅かである。このような場合は、比較的狭い表示領域が確保できれば充分であるため、一部の走

査線のみを走査することによって表示領域を狭め、省電力化を図ることが好適である。このような表示領域の切り換えは、TFD (Thin Film Diode) , STN (Super Twisted Nematic) 型等の液晶表示装置において既に実用化されている。

#### 【0005】

##### 【発明が解決しようとする課題】

しかし、本発明者らがTF型液晶表示装置において実験的に表示領域の切り換えを行ったところ、走査されていない部分（以下、非表示部という）において、まだら模様のような異常表示が発生した。これは、TF型液晶表示装置においては、画素トランジスタのオフ時の抵抗値が充分高くないためにリーク電流が発生し液晶が充電されたことが要因であると考えられる。すなわち、これら画素トランジスタの電流・電圧特性にはある程度のバラツキがあるため、リーク電流の大きさも区々異なっており、これがまだら模様となって視認されたものと考えられる。

この発明は上述した事情に鑑みてなされたものであり、表示異常を防止できる電気光学装置の駆動方法、電気光学装置の駆動回路、電気光学装置の駆動装置、電気光学装置および電子機器を提供することを目的としている。

#### 【0006】

##### 【課題を解決するための手段】

上記課題を解決するため本発明にあっては、下記構成を具備することを特徴とする。なお、括弧内は例示である。

請求項1記載の構成にあっては、複数の走査線（112）と複数のデータ線（114）との各交差に対応して配設された第1の電極（118）と、前記第1の電極に対向して設けられる第2の電極（108）と、前記第1の電極毎に設けられ、前記走査線を介して供給される走査信号によって、前記データ線と前記第1の電極との間を導通させるスイッチング素子（116）とを有し、前記第1の電極と前記第2の電極との間の電圧に基づき表示が行われる電気光学装置の駆動方法であって、前記複数の走査線のうち、一部の走査線を有する第1の表示領域のみを表示状態とする一方、その他の走査線を有する第2の表示領域を非表示とす

る場合に、前記第 1 の表示領域の走査線のみを走査する第 1 の期間と、前記第 1 の表示領域の走査線および前記第 2 の表示領域の走査線の両方を順次走査する第 2 の期間とを有することを特徴とする。

さらに、請求項 2 記載の構成にあっては、請求項 1 記載の電気光学装置の駆動方法において、前記第 1 の期間と前記第 2 の期間とを周期的に繰り返すことを特徴とする。

さらに、請求項 3 記載の構成にあっては、請求項 1 または 2 記載の電気光学装置の駆動方法において、前記第 2 の期間では、前記第 2 の表示領域の走査線が選択されている間、該第 2 の表示領域を非表示とするための信号電位を、前記データ線に供給することを特徴とする

また、請求項 4 記載の構成にあっては、複数の走査線（1 1 2）と複数のデータ線（1 1 4）との各交差に対応して配設された第 1 の電極（1 1 8）と、前記第 1 の電極に対向して設けられる第 2 の電極（1 0 8）と、前記第 1 の電極毎に設けられ、前記走査線を介して供給される走査信号によって、前記データ線と前記第 1 の電極との間を導通させるスイッチング素子（1 1 6）とを有し、前記第 1 の電極と前記第 2 の電極との間の電圧に基づき表示が行われる電気光学装置の駆動方法であって、一つのフレーム期間を複数のサブフィールド期間に分割し、前記各サブフィールド期間において、各画素の階調に応じて当該画素のオンまたはオフを制御し、前記複数の走査線のうち、一部の走査線を有する第 1 の表示領域のみを表示状態とする一方、その他の走査線を有する第 2 の表示領域を非表示とする場合に、前記サブフィールド期間のうち第 1 のサブフィールド期間には、前記第 1 の表示領域の走査線のみを走査し、前記サブフィールド期間のうち第 2 のサブフィールド期間には、前記第 1 の表示領域の走査線及び前記第 2 の表示領域の走査線の両方を順次走査することを特徴とする。

さらに、請求項 5 記載の構成にあっては、請求項 4 記載の電気光学装置の駆動方法において、各フレーム期間は、前記第 1 のサブフィールド期間と前記第 2 のサブフィールド期間の両方を有することを特徴とする。

さらに、請求項 6 記載の構成にあっては、請求項 4 記載の電気光学装置の駆動方法において、前記フレーム期間は、前記第 1 のサブフィールドのみを有する第 1

のフレーム期間と、前記第2のサブフィールド期間及び前記第2のサブフィールド期間を有する第2のフレーム期間とからなり、前記第1のフレーム期間と前記第2のフレーム期間を周期的に繰り返すことを特徴とする。

さらに、請求項7記載の構成にあっては、請求項4乃至6いずれか記載の電気光学装置の駆動方法において、サブフィールド期間では、前記第2の表示領域の走査線が選択されている間、該第2の表示領域を非表示とするための信号電位を、前記データ線に供給することを特徴とする。

また、請求項8記載の構成にあっては、複数の走査線(112)と複数のデータ線(114)との各交差に対応して配設された第1の電極(118)と、前記第1の電極に対向して設けられる第2の電極(108)と、前記第1の電極毎に設けられ、前記走査線を介して供給される走査信号によって、前記データ線と前記第1の電極との間を導通させるスイッチング素子(116)とを有し、前記第1の電極と前記第2の電極との間の電圧に基づき表示が行われる電気光学装置の駆動回路であって、前記複数の走査線のうち、一部の走査線を有する第1の表示領域のみを表示状態とする一方、その他の走査線を有する第2の表示領域を非表示とする場合に、第1の期間において前記第1の表示領域の走査線のみを走査し、第2の期間において前記第1の表示領域の走査線および前記第2の表示領域の走査線の両方を順次走査することを特徴とする。

さらに、請求項9記載の構成にあっては、請求項8記載の電気光学装置の駆動装置において、前記第1の期間と前記第2の期間とを周期的に繰り返すことを特徴とする。

さらに、請求項10記載の構成にあっては、請求項8または9記載の電気光学装置の駆動回路において、前記第2の期間では、前記第2の表示領域の走査線が選択されている間、該第2の表示領域を非表示とするための信号電位を、前記データ線に供給することを特徴とする。

また、請求項11記載の構成にあっては、複数の走査線(112)と複数のデータ線(114)との各交差に対応して配設された第1の電極(118)と、前記第1の電極に対向して設けられる第2の電極(108)と、前記第1の電極毎に設けられ、前記走査線を介して供給される走査信号によって、前記データ線と

前記第 1 の電極との間を導通させるスイッチング素子 (1 1 6) とを有し、前記第 1 の電極と前記第 2 の電極との間の電圧に基づき表示が行われる電気光学装置を駆動する電気光学装置の駆動回路であって、一つのフレーム期間を複数のサブフィールド期間に分割し、前記各サブフィールド期間において、各画素の階調に応じて当該画素のオンまたはオフを制御し、前記複数の走査線のうち、一部の走査線を有する第 1 の表示領域のみを表示状態とする一方、その他の走査線を有する第 2 の表示領域を非表示とする場合に、前記サブフィールド期間のうち第 1 のサブフィールド期間には、前記第 1 の表示領域の走査線のみを走査し、前記サブフィールド期間のうち第 2 のサブフィールド期間には、前記第 1 の表示領域の走査線及び前記第 2 の表示領域の走査線の両方を順次走査することを特徴とする。

さらに、請求項 1 2 記載の構成にあつては、請求項 1 1 記載の電気光学装置の駆動回路において、各フレーム期間は、前記第 1 のサブフィールド期間と前記第 2 のサブフィールド期間の両方を有することを特徴とする。

さらに、請求項 1 3 記載の構成にあつては、請求項 1 1 記載の電気光学装置の駆動回路において、前記フレーム期間は、前記第 1 のサブフィールドのみを有する第 1 のフレーム期間と、前記第 2 のサブフィールド期間及び前記第 2 のサブフィールド期間を有する第 2 のフレーム期間とからなり、前記第 1 のフレーム期間と前記第 2 のフレーム期間を周期的に繰り返すことを特徴とする。

さらに、請求項 1 4 記載の構成にあつては、請求項 1 1 乃至 1 3 いずれか記載の電気光学装置の駆動回路において、前記第 2 のサブフィールド期間では、前記第 2 の表示領域の走査線が選択されている間、該第 2 の表示領域を非表示とするための信号電位を、前記データ線に供給することを特徴とする。

また、請求項 1 5 記載の構成にあつては、複数の走査線 (1 1 2) と複数のデータ線 (1 1 4) との各交差に対応して配設された第 1 の電極 (1 1 8) と、前記第 1 の電極に対向して設けられる第 2 の電極 (1 0 8) と、前記第 1 の電極毎に設けられ、前記走査線を介して供給される走査信号によって、前記データ線と前記第 1 の電極との間を導通させるスイッチング素子 (1 1 6) とを有し、前記第 1 の電極と前記第 2 の電極との間の電圧に基づき表示を行う電気光学装置であつて、前記複数の走査線のうち、一部の走査線を有する第 1 の表示領域のみを表

示状態とする一方、その他の走査線を有する第2の表示領域を非表示とする場合に、第1の期間において前記第1の表示領域の走査線のみが走査され、第2の期間において前記第1の表示領域の走査線および前記第2の表示領域の走査線の両方が順次走査されることを特徴とする。

さらに、請求項16記載の構成にあっては、請求項15記載の電気光学装置において、前記第1の期間と前記第2の期間とが周期的に繰り返されることを特徴とする。

さらに、請求項17記載の構成にあっては、請求項15または16記載の電気光学装置において、前記第2の期間では、前記第2の表示領域の走査線が選択されている間、該第2の表示領域を非表示とするための信号電位を、前記データ線に供給することを特徴とする。

また、請求項18記載の構成にあっては、複数の走査線(112)と複数のデータ線(114)との各交差に対応して配設された第1の電極(118)と、前記第1の電極に対向して設けられる第2の電極(108)と、前記第1の電極毎に設けられ、前記走査線を介して供給される走査信号によって、前記データ線と前記第1の電極との間を導通させるスイッチング素子(116)とを有し、前記第1の電極と前記第2の電極との間の電圧に基づき表示を行う電気光学装置であって、一つのフレーム期間を複数のサブフィールド期間に分割し、前記各サブフィールド期間において、各画素の階調に応じて当該画素のオンまたはオフを制御し、前記複数の走査線のうち、一部の走査線を有する第1の表示領域のみを表示状態とする一方、その他の走査線を有する第2の表示領域を非表示とする場合に、前記サブフィールド期間のうち第1のサブフィールド期間には、前記第1の表示領域の走査線のみが走査され、前記サブフィールド期間のうち第2のサブフィールド期間には、前記第1の表示領域の走査線及び前記第2の表示領域の走査線の両方が順次走査されることを特徴とする。

さらに、請求項19記載の構成にあっては、請求項18記載の電気光学装置において、各フレーム期間は、前記第1のサブフィールド期間と前記第2のサブフィールド期間の両方を有することを特徴とする。。

さらに、請求項20記載の構成に合っては、請求項18記載の電気光学装置に

において、前記フレーム期間は、前記第1のサブフィールドのみを有する第1のフレーム期間と、前記第2のサブフィールド期間及び前記第2のサブフィールド期間を有する第2のフレーム期間とからなり、前記第1のフレーム期間と前記第2のフレーム期間が周期的に繰り返えされることを特徴とする。

さらに、請求項 2 1 記載の構成にあつては、1 8 乃至 2 0 いずれか記載の電気光学装置において、前記第 2 のサブフィールド期間では、前記第 2 の表示領域の走査線が選択されている間、該第2の表示領域を非表示とするための信号電位を、前記データ線に供給されることを特徴とする。

また、請求項 2 2 記載の構成にあつては、請求項 1 5 乃至 2 1 の何れかに記載の電気光学装置を有することを特徴とする。

#### 【 0 0 0 7 】

##### 【発明の実施の形態】

#### 1. 実施形態の原理（電気光学装置の駆動方式）

##### 1. 1. アナログ駆動方式

電気光学装置の駆動方式の概要について説明しておく。

最初にアナログ駆動方式について説明する。各画素の液晶層に電荷を蓄積させるのは一部の期間で良いため、この方式においては、走査線駆動回路によって各走査線が順次選択されるとともに、走査線の選択期間においてデータ線駆動回路によって、データ線が順次選択される。そして、選択されたデータ線に、階調に応じた電圧の画像信号が印加される。この画像信号は、画素の蓄積容量によって保持されるため、走査線およびデータ線を複数の画素について共通化した時分割マルチプレックス駆動が可能となる。

#### 【 0 0 0 8 】

しかしながら、データ線に印加される画像信号は、階調に対応する電圧、すなわちアナログ信号である。このため、電気光学装置の周辺回路には、D/A変換回路やオペアンプなどが必要となるので、装置全体のコスト高を招致してしまう。くわえて、これらのD/A変換回路、オペアンプなどの特性や、各種の配線抵抗などの不均一性に起因して、表示ムラが発生するので、高品質な表示が極めて困難である、という問題があり、特に、高精細な表示を行う場合に顕著となる。

さらに、液晶等の電気光学物質において、印加電圧と透過率との関係は、電気光学物質の種類に応じて相違する。このため、電気光学装置を駆動する駆動回路としては、各種の電気光学装置に対応できる汎用のものが望まれる。

#### 【0009】

##### 1. 2. サブフィールド駆動方式

上述した事情により、本出願人は、1フレームを複数のサブフィールドに分割し、サブフィールド毎に各画素をオン／オフするサブフィールド駆動方式を開発している。この技術によれば、各サブフィールド内で画素がオン／オフされる際の印加電圧は階調に拘らず一定であり、1フレーム内で画素がオン状態になるデューティ比（または電圧実効値）によって画素の階調が決定される。

#### 【0010】

ここで、デューティ比を0～100%の間で変化させながら電気光学装置の階調を観察すると、デューティ比0%付近において、デューティ比が変化しているにもかかわらず階調が変化しない領域が存在する。この領域が発生する様子は、液晶の組成に応じて異なるが、階調が変化しない領域に対応して、指定された階調に拘らず画素が常にオンまたはオフに設定される期間を設ける必要がある。

#### 【0011】

ここで、必要とされる画像の階調度を $2N$ とした時、1フレーム内に $2N$ 個のサブフィールドを設ける方式と、 $N$ 個のサブフィールドを設ける方式とが考えられる。前者の方式においては、各サブフィールド期間はほぼ等しい長さを有するが、電気光学装置の非線形特性を補償するために、必要に応じてサブフィールド期間は若干づつ増減される。これにより、前者の方式は電気光学装置の非線形特性を精密に補償できる点で有利である。

#### 【0012】

一方、後者の方式においては、 $N$ 個のサブフィールド期間は、階調データの各ビットに対応付けられる。20桁に対応付けられるサブフィールド期間は最短になり、他のサブフィールドは、対応するビットの桁数 $M$ に応じて、最短サブフィールド長のほぼ $2^M$ 倍の長さを有する。後者の方式は前者の方式と比較して、1フレーム内における画素のオン／オフ回数を少なくすることができ、消費電力を



低く抑えられる点で有利である。

#### 【 0 0 1 3 】

### 2. サブフィールド駆動方式の詳細

次に、サブフィールド駆動方式についてさらに詳細を図 1 を参照し説明する。

図において、タイミング信号生成回路 2 0 0 には、図示せぬ上位装置から垂直同期信号  $V_s$ 、水平同期信号  $H_s$  および入力階調データ  $D_0 \sim D_2$  のドットクロック信号  $DCLK$  が供給される。タイミング信号生成回路 2 0 0 は、これらの信号にしたがって、次に説明する各種のタイミング信号やクロック信号などを生成するものである。まず、交流化信号  $FR$  は、1 フレーム毎に極性反転する信号である。

#### 【 0 0 1 4 】

駆動信号  $LCOM$  は、対向基板の対向電極に印加される信号であり、本実施形態においては一定電位（零電位）になる。スタートパルス  $DY$  は、各サブフィールドにおいて最初に出力されるパルス信号である。クロック信号  $CLY$  は、走査側（ $Y$  側）の水平走査期間を規定する信号である。ラッチパルス  $LP$  は、水平走査期間の最初に出力されるパルス信号であって、クロック信号  $CLY$  のレベル遷移（すなわち、立ち上がりおよび立ち下がり）時に出力されるものである。クロック信号  $CLX$  は、表示用のドットクロック信号である。

#### 【 0 0 1 5 】

一方、素子基板 1 0 1 上における表示領域 1 0 1 a には、図において  $X$ （行）方向に延在して複数本の走査線 1 1 2 が形成されている。また、複数本のデータ線 1 1 4 が、 $Y$ （列）方向に沿って延在して形成されている。そして、画素 1 1 0 は、走査線 1 1 2 とデータ線 1 1 4 との各交差に対応して設けられて、マトリクス状に配列されている。ここで、説明の便宜上、本実施形態では、走査線 1 1 2 の総本数を  $m$  本とし、データ線 1 1 4 の総本数を  $n$  本として（ $m$ 、 $n$  はそれぞれ 2 以上の整数）、 $m$  行  $\times$   $n$  列のマトリクス型表示装置として説明するが、本発明をこれに限定する趣旨ではない。

#### 【 0 0 1 6 】

### <画素の構成>

画素 1 1 0 の具体的な構成としては、例えば、図 2 (a) に示されるものが挙げられる。この構成では、薄膜トランジスタ (TFT) 1 1 6 のゲートが走査線 1 1 2 に、ソースがデータ線 1 1 4 に、ドレインが画素電極 1 1 8 に、それぞれ接続されるとともに、画素電極 1 1 8 と対向電極 1 0 8 との間に電気光学材料たる液晶 1 0 5 が挟持されて液晶層が形成されている。ここで、対向電極 1 0 8 は、後述するように、実際には画素電極 1 1 8 と対向するように対向基板に一面に形成される透明電極である。また、画素電極 1 1 8 と対向電極 1 0 8 との間においては蓄積容量 1 1 9 が形成され、電荷のリークによって生じる画素電極-対向電極間の電圧低下を抑制している。なお、この実施形態では、蓄積容量 1 1 9 を画素電極 1 1 8 と対向電極 1 0 8 の間に形成したが、画素電極 1 1 8 と接地電位 GND 間や画素電極 1 1 8 とゲート線間等に形成しても良い。

## 【0017】

ここで、図 2 (a) に示される構成では、トランジスタ 1 1 6 として一方のチャネル型のみが用いられているために、オフセット電圧が必要となるが、図 2 (b) に示されるように、Pチャネル型トランジスタとNチャネル型トランジスタとを相補的に組み合わせた構成とすれば、オフセット電圧の影響をキャンセルすることができる。ただし、この相補型構成では、走査信号として互いに排他的レベルを供給する必要があるため、1 行の画素 1 1 0 に対して走査線 1 1 2 a, 1 1 2 b の 2 本の走査線が必要となる。

## 【0018】

## &lt;走査線駆動回路 1 3 0&gt;

説明を再び図 1 に戻す。走査線駆動回路 1 3 0 は、サブフィールドの最初に供給されるスタートパルス DY をクロック信号 CLY にしたがって転送し、走査線 1 1 2 の各々に走査信号 G1, G2, G3, …, G<sub>m</sub> として順次排他的に供給するものである。表示領域信号 p, q は、本実施形態の部分表示モードを用いる場合に必要の信号であり、外部装置 (例えば携帯電話機のコントローラ、パーソナルコンピュータのディスプレイコントローラ等) から、走査線駆動回路 1 3 0 に入力される。

## 【0019】

この表示領域信号  $p$ ,  $q$  は、「 $1 \leq p < q \leq m$ 」の条件を満たす数値である。  
走査線駆動回路 1 3 0 は、この表示領域信号が供給されると、 $p$  番目ないし  $q$  番目の走査線 1 1 2 に対してのみ走査信号  $G_p \sim G_q$  を各サブフィールド毎に供給するとともに、それ以外の走査線に対しては一部のサブフィールドについてのみ走査信号を供給する。以下、 $p$  番目ないし  $q$  番目の走査線 1 1 2 に対応する領域を表示部 1 0 1 b と呼び、表示領域 1 0 1 a 内のそれ以外の部分を非表示部と呼ぶ。

## 【 0 0 2 0 】

## &lt; データ変換回路 3 0 0 &gt;

データ変換回路 3 0 0 は、ドットクロック信号  $DCLK$  に同期して入力される入力階調データ  $D_0 \sim D_2$  を、クロック信号  $CLX$  に同期する二値信号  $D_s$  に変換し出力するものである。ここで、データ変換回路 3 0 0 の詳細構成を図 3 を参照し説明する。図において 3 2 0, 3 2 1, 3 2 2 はメモリブロックであり、各々階調データ  $D_0$ ,  $D_1$ ,  $D_2$  を記憶するために設けられ、素子基板 1 0 1 の表示領域 ( $m$  行  $\times$   $n$  列) に対応して各々  $m \times n$  ビットのメモリ空間を有する。

## 【 0 0 2 1 】

メモリブロック 3 2 0, 3 2 1, 3 2 2 は、書込みおよび読出し動作を非同期に、かつ独立して実行できるように構成されている。3 1 0 は書込みアドレス制御部であり、垂直同期信号  $V_s$ 、水平同期信号  $H_s$  およびドットクロック信号  $DCLK$  に同期して、ライトイネーブル信号  $WE$  および書込みアドレス  $WAD$  をメモリブロック 3 2 0, 3 2 1, 3 2 2 に供給する。

## 【 0 0 2 2 】

すなわち、書込みアドレス制御部 3 1 0 はドットクロック信号  $DCLK$  をカウントアップし、このカウント結果を書込みアドレス  $WAD$  として出力するとともに、書込みアドレス  $WAD$  の値が確定する毎にライトイネーブル信号  $WE$  を出力する。また、書込みアドレス制御部 3 1 0 におけるカウント結果は、垂直同期信号  $V_s$  が入力される毎にリセットされる。これにより、各メモリブロック 3 2 0, 3 2 1, 3 2 2 には、その  $m \times n$  ビットのメモリ空間を順次アクセスする書込みアドレス  $WAD$  が供給され、階調データ  $D_0 \sim D_2$  は対応するメモリブロック

の表示位置に応じたアドレスに順次格納されてゆくことになる。

#### 【 0 0 2 3 】

ここで、図 5 を参照し、本実施形態におけるサブフィールド駆動の概要を説明しておく。

図 5 に示すように、各フレームは、階調データに拘らず画素がオンになるオン区間  $D\_on$  と、サブフィールド  $SF1$ 、 $SF2$ 、 $SF3$  とから構成される。サブフィールド  $SF2$  の長さはサブフィールド  $SF1$  のほぼ 2 倍、サブフィールド  $SF3$  の長さはサブフィールド  $SF2$  のほぼ 2 倍になるように設定され、各画素のオン/オフ状態はサブフィールド毎に切り換えられる。

#### 【 0 0 2 4 】

図 3 に戻り、表示アドレス制御部 330 は、上記各サブフィールド期間が開始されると、対応する表示行のビットデータをアクセスするアドレス信号  $RAD$  を出力する。アドレス信号  $RAD$  は、クロック信号  $CLX$  に同期し表示列数に応じて「 $n-1$ 」回インクリメントされる。これにより、対応する表示行に対して第 1 列～第  $n$  列のビットを順次アクセスするようなアドレス信号  $RAD$  が出力される。一方、アドレス信号  $RAD$  の供給に同期して、読出し信号  $RD0 \sim RD2$  のうち、当該サブフィールドに対応する何れか一つの信号が  $n$  回立ち上げられる。すなわち、サブフィールド  $SF1$  においては読出し信号  $RD2$  のみが、サブフィールド  $SF2$  においては読出し信号  $RD1$  のみが、また、サブフィールド  $SF3$  においては読出し信号  $RD0$  のみが立ち上げられる。

#### 【 0 0 2 5 】

これにより、アドレス信号  $RAD$  は全メモリブロック 320、321、322 に供給されるが、実際に読み出されるメモリブロックは、立ち上げられる読出し信号に対応するもののみである。また、オン区間  $D\_on$  が開始されると、表示アドレス制御部 330 から出力されるオン信号  $S\_on$  が H レベルとなりオア回路 332 を介して論理加算され、その結果がアンド回路 334 の一入力端を介して二値信号  $Ds$  として出力される。一方、アンド回路 334 の他入力端には、表示信号  $DISP$  が供給される。この表示信号  $DISP$  は、本実施形態の部分表示モードを有する場合に必要な信号であり、詳細については後述する。

## 【0026】

## ＜データ線駆動回路140＞

次に、データ線駆動回路140は、ある水平走査期間において二値信号Dsをデータ線114の本数に相当するn個順次ラッチした後、ラッチしたn個の二値信号Dsを、次の水平走査期間において、電位選択回路1440を介して、それぞれ対応するデータ線114にデータ信号d1, d2, d3, …, dnとして一斉に供給するものである。ここで、データ線駆動回路140の具体的な構成は、図4に示される通りである。すなわち、データ線駆動回路140は、Xシフトレジスタ1410と、第1のラッチ回路1420と、第2のラッチ回路1430と、電位選択回路1440とから構成されている。

## 【0027】

このうちXシフトレジスタ1410は、水平走査期間の最初に供給されるラッチパルスLPをクロック信号CLXにしたがって転送し、ラッチ信号S1, S2, S3, …, Snとして順次排他的に供給するものである。次に、第1のラッチ回路1420は、二値信号Dsをラッチ信号S1, S2, S3, …, Snの立ち下がりにおいて順次ラッチするものである。そして、第2のラッチ回路1430は、第1のラッチ回路1420によりラッチされた二値信号Dsの各々をラッチパルスLPの立ち下がりにおいて一斉にラッチし、電位選択回路1440に転送する。

## 【0028】

電位選択回路1440は、交流化信号FRに基づいてこれらのラッチした二値信号を電位に変換し、データ信号d1, d2, d3, …, dnとしてデータ線114に印加するものである。すなわち、交流化信号FRがLレベルであれば、ラッチされた二値信号DsのHレベルは電位+V1に、Lレベルは零電位に変換される。一方、交流化信号FRがHレベルであれば、ラッチされた二値信号DsのHレベルは電位-V1に、Lレベルは零電位に変換される。

## 【0029】

## ＜液晶装置の構成＞

上述した電気光学装置の構造について、図6(a), (b)を参照して説明する。ここで、同図(a)は、電気光学装置100の構成を示す平面図であり、同図(b)は、

同図(a)におけるA-A'線の断面図である。これらの図に示されるように、電気光学装置100は、画素電極118などが形成された素子基板101と、対向電極108などが形成された対向基板102とが、互いにシール材104によって一定の間隙を保って貼り合わせられるとともに、この間隙に電気光学材料としての液晶105が挟持された構造となっている。なお、実際には、シール材104には切欠部分があって、ここを介して液晶105が封入された後、封止材により封止されるが、これらの図においては省略されている。

ここで、素子基板101および対向基板102はガラスや石英などの非晶質基板である。

#### 【0030】

さて、素子基板101において、シール材104の内側かつ表示領域101aの外側領域には、遮光膜106が設けられている。この遮光膜106が形成される領域内のうち、領域130aには走査線駆動回路130が形成され、また領域140aにはデータ線駆動回路140が形成されている。すなわち、遮光膜106は、この領域に形成される駆動回路に光が入射するのを防止している。この遮光膜106には、対向電極108とともに、駆動信号LCOMが印加される構成となっている。このため、遮光膜106が形成された領域では、液晶層への印加電圧がほぼゼロとなるので、画素電極118の電圧無印加状態と同じ表示状態となる。

#### 【0031】

また、素子基板101において、データ線駆動回路140が形成される領域140aの外側であって、シール材104を隔てた領域107には、複数の接続端子が形成されて、外側からの制御信号や電源などを入力する構成となっている。一方、対向基板102の対向電極108は、基板貼合部分における4隅のうち、少なくとも1箇所において設けられた導通材（図示省略）によって、素子基板101における遮光膜106および接続端子と電気的な導通が図られている。すなわち、駆動信号LCOMは、素子基板101に設けられた接続端子を介して、遮光膜106に、さらに、導通材を介して対向電極108に、それぞれ印加される構成となっている。

## 【 0 0 3 2 】

ほかに、対向基板 1 0 2 には、電気光学装置 1 0 0 の用途に応じて、例えば、直視型であれば、第 1 に、ストライプ状や、モザイク状、トライアングル状等に配列したカラーフィルタが設けられ、第 2 に、例えば、金属材料や樹脂などからなる遮光膜（ブラックマトリクス）が設けられる。なお、色光変調の用途の場合には、例えば、後述するプロジェクタのライトバルブとして用いる場合には、カラーフィルタは形成されない。また、直視型の場合、電気光学装置 1 0 0 に光を素子基板 1 0 1 側から照射するバックライト、もしくは対向基板 1 0 2 側から照射するフロントライトが必要に応じて設けられる。

## 【 0 0 3 3 】

くわえて、素子基板 1 0 1 および対向基板 1 0 2 の電極形成面には、それぞれ所定の方にラビング処理された配向膜（図示省略）など設けられて、電圧無印加状態における液晶分子の配向方向を規定する一方、対向基板 1 0 2 の側には、配向方向に応じた偏光子（図示省略）が設けられる。ただし、液晶 1 0 5 として、高分子中に微小粒として分散させた高分子分散型液晶を用いれば、前述の配向膜や偏光子などが不要となる結果、光利用効率が高まるので、高輝度化や低消費電力化などの点において有効である。

## 【 0 0 3 4 】

次に、上述した実施形態に係る電気光学装置の動作について説明する。図 8 は全走査区間、図 9 は部分走査区間における動作を説明するためのタイミングチャートである。まず、全走査区間について説明する。図 8 において、交流化信号 F R は、1 フレーム（1 F）ごとに極性反転する信号である。一方、スタートパルス D Y は、オン区間 D<sub>on</sub> および各サブフィールドの開始時に供給される。

## 【 0 0 3 5 】

ここで、交流化信号 F R が L レベルとなる 1 フレーム（1 F）において、スタートパルス D Y が供給されると、走査線駆動回路 1 3 0（図 1 参照）におけるクロック信号 C L Y にしたがった転送によって、走査信号 G<sub>1</sub>, G<sub>2</sub>, G<sub>3</sub>, …, G<sub>m</sub> が期間 T<sub>s</sub> に順次排他的に出力される。なお、期間 T<sub>s</sub> は、最も短いサブフィールド S F 1 よりもさらに短い期間に設定されている。

## 【 0 0 3 6 】

さて走査信号  $G_1, G_2, G_3, \dots, G_m$  は、それぞれクロック信号  $CLY$  の半周期に相当するパルス幅を有し、また、上から数えて 1 本目の走査線 1 1 2 に対応する走査信号  $G_1$  は、スタートパルス  $DY$  が供給された後、クロック信号  $CLY$  が最初に立ち上がってから、少なくともクロック信号  $CLY$  の半周期だけ遅延して出力される構成となっている。したがって、スタートパルス  $DY$  が供給されてから、走査信号  $G_1$  が出力されるまでに、ラッチパルス  $LP$  の 1 ショット ( $G_0$ ) がデータ線駆動回路 1 4 0 に供給されることになる。

## 【 0 0 3 7 】

そこで、このラッチパルス  $LP$  の 1 ショット ( $G_0$ ) が供給された場合について検討してみる。まず、このラッチパルス  $LP$  の 1 ショット ( $G_0$ ) がデータ線駆動回路 1 4 0 に供給されると、データ線駆動回路 1 4 0 (図 4 参照) におけるクロック信号  $CLX$  にしたがった転送によって、ラッチ信号  $S_1, S_2, S_3, \dots, S_n$  が水平走査期間 (1 H) に順次排他的に出力される。なお、ラッチ信号  $S_1, S_2, S_3, \dots, S_n$  は、それぞれクロック信号  $CLX$  の半周期に相当するパルス幅を有している。

## 【 0 0 3 8 】

この際、図 4 における第 1 のラッチ回路 1 4 2 0 は、ラッチ信号  $S_1$  の立ち下がりにおいて、上から数えて 1 本目の走査線 1 1 2 と、左から数えて 1 本目のデータ線 1 1 4 との交差に対応する画素 1 1 0 への二値信号  $D_s$  をラッチし、次に、ラッチ信号  $S_2$  の立ち下がりにおいて、上から数えて 1 本目の走査線 1 1 2 と、左から数えて 2 本目のデータ線 1 1 4 との交差に対応する画素 1 1 0 への二値信号  $D_s$  をラッチし、以下、同様に、上から数えて 1 本目の走査線 1 1 2 と、左から数えて  $n$  本目のデータ線 1 1 4 との交差に対応する画素 1 1 0 への二値信号  $D_s$  をラッチする。

## 【 0 0 3 9 】

これにより、まず、図 1 において上から 1 本目の走査線 1 1 2 との交差に対応する画素 1 行分の二値信号  $D_s$  が、第 1 のラッチ回路 1 4 2 0 により点順次的にラッチされることになる。なお、データ変換回路 3 0 0 は、第 1 のラッチ回路 1



420によるラッチのタイミングに合わせて、各画素の階調データD0～D2を二値信号Dsに変換して出力することはいうまでもない。

#### 【0040】

次に、クロック信号CLYが立ち下がって、走査信号G1が出力されると、図1において上から数えて1本目の走査線112が選択される結果、当該走査線112との交差に対応する画素110のトランジスタ116がすべてオンとなる。一方、当該クロック信号CLYの立ち下がりによってラッチパルスLPが出力される。そして、このラッチパルスLPの立ち下がりタイミングにおいて、第2のラッチ回路1430は、第1のラッチ回路1420によって点順次的にラッチされた二値信号Dsを、電位選択回路1440を介して、対応するデータ線114の各々にデータ信号d1, d2, d3, ..., dnとして一斉に供給する。このため、上から数えて1行目の画素110においては、データ信号d1, d2, d3, ..., dnの書込が同時に行われることとなる。

#### 【0041】

この書込と並行して、図1において上から2本目の走査線112との交差に対応する画素1行分の二値信号Dsが、第1のラッチ回路1420により点順次的にラッチされる。そして、以降同様な動作が、m本目の走査線112に対応する走査信号Gmが出力されるまで繰り返される。すなわち、ある走査信号Gi (iは、 $1 \leq i \leq m$ を満たす整数) が出力される1水平走査期間(1H)においては、i本目の走査線112に対応する画素110の1行分に対するデータ信号d1, d2, d3, ..., dnの書込と、(i+1)本目の走査線112に対応する画素110の1行分に対する二値信号Dsの点順次的なラッチとが並行して行われることになる。なお、画素110に書き込まれたデータ信号は、理想的には、次の書き込みまで保持される。

#### 【0042】

### 3. 第1実施形態

次に、上記サブフィールド駆動において本発明の部分表示を行う場合の動作を説明する。

まず、走査線駆動回路130による走査の概要を図7(a), (b)を用いて説明す

る。図7(a)は1フレームを4つのサブフィールド(D<sub>on</sub>, SF1, SF2, SF3)に分割し、サブフィールドSF1の期間だけ全走査線を走査して他のサブフィールドでは表示領域に対応する走査線だけを走査する場合のタイミングチャートである。

#### 【0043】

ここで、Tsは走査線1からmまでを走査するために要する期間である。この期間内でかつ走査領域信号がHレベルのときに走査線に走査電位が供給されてその走査線に対応する領域の表示が行われる。

まず、オン区間D<sub>on</sub>においてTaは走査線1からp-1までを走査する期間であり、非表示部に対応する。走査領域信号はLレベルでありこの領域の走査線に走査電位は供給されない。従って、走査線1からp-1までの領域においては表示データが更新されない。また、データ変換回路300の表示信号DISPもLレベルであり、データ線にはオフ電位が供給される。

#### 【0044】

続いてTbは走査線pからqまでを走査する期間であり、表示部101bに対応するので、走査領域信号がHレベルであり走査線pからqに走査電位が順次供給される。また、表示信号DISPもHレベルであるため、画素電極にはデータ線を介してオン電位が供給される。従って、表示部101bにおける表示データが更新されることになる。

#### 【0045】

次に、Tcは走査線のq+1からmまでを走査する期間であり、非表示部に対応するので、走査領域信号はLレベルであり、走査線には走査電位は供給されない。従って、走査線q+1からmまでの表示領域においては表示データが更新されない。

最後にTdは、走査線駆動回路も動作せず、全ての走査線に電位は供給されない。SF2, SF3の期間においても、期間の長さが異なることを除いて同様の動作になる。

#### 【0046】

次に、サブフィールドSF1の期間について説明する。サブフィールドSF1

において期間  $T a'$  は走査領域となるので、走査領域信号は H レベルで走査線 1 から  $p - 1$  に走査電位が順次供給される。しかし、非表示部であるので表示信号  $D I S P$  は L レベルになり、画素電極にはデータ線を介してオフ電位が供給される。従って、この領域はオフ表示データが更新される。

## 【 0 0 4 7 】

次に、期間  $T b$  においてはオン区間  $D\_on$  と同様の動作が行われる。但し、データ線を介して画素電極に供給される電位はオン区間  $D\_on$  では全てがオン電位であるのに対してサブフィールド  $S F 1$  においては表示に対応したオン電位あるいはオフ電位が供給され、表示が更新されることとなる。

また、 $T c'$  は走査線  $q + 1$  から  $m$  までを走査する期間であり、走査領域となり、走査領域信号は H レベルで走査線  $q + 1$  から  $m$  まで走査電位が順次供給される。また、期間  $T a'$  と同様に非表示部であるため表示信号  $D I S P$  は L レベルになり画素電極にはデータ線を介してオフ電位が供給される。従って、この領域もオフ表示データが更新される。

## 【 0 0 4 8 】

以上、基本的な動作について説明したが、1 フレーム内の 4 つのサブフィールドの中の一つのサブフィールド  $S F 1$  で全ラインを走査する図 7 (a) のパターンを繰り返せば、1 フレームに一度、非表示部のデータも更新されるため、前述したような表示異常を防止することができる。

## 【 0 0 4 9 】

図 7 (b) は図 7 (a) と同様に 4 つのサブフィールドに分割して駆動するが、全てのサブフィールドで表示領域に対応する走査線だけを走査するタイミングチャートである。

トランジスタの特性により、非表示部のデータの更新間隔を長く取れる場合には、複数フレームに一度、例えば 3 フレームに一度だけサブフィールド  $S F 1$  で非表示部に対応する走査線を走査しても良い。この場合は図 7 の (a) (b) (a) というパターンを繰り返せばよい。

## 【 0 0 5 0 】

次に、部分走査区間における動作を図 9 を用いて説明する。

部分走査区間における動作は通常表示モードの走査とほぼ同じであるが、表示部 1 0 1 b に対応する走査信号  $G_p \sim G_q$  のみが立ち上がり、非表示部に対応するその他の走査信号が立上らない点が異なっている。これにより、表示部 1 0 1 b における画素 1 1 0 に対してのみデータ信号すなわち画素電圧が更新され、非表示部における画素はそのままデータを保持し続ける。

部分表示モードにおける全走査区間の動作は、通常表示モードにおける走査と同様であるので、図 9 のように走査される。ただし、上記でも述べたように非表示部の走査線  $1 \sim p + 1$ 、 $q + 1 \sim m$  が選択される期間ではデータは常にオフ電位となる。

#### 【 0 0 5 1 】

ここで、通常表示モードから部分表示モードに切り替わったときは、全走査を行うサブフィールドが現れるまで、通常表示モードの最後のサブフィールドの電位が非表示部の画素に保持されたままになる。例えば、図 9 においてオン区間  $D_{on}$  ～サブフィールド  $SF2$  を部分走査、サブフィールド  $SF3$  を全走査とした場合を考えると、サブフィールド  $SF3$  において非表示部にオフデータが書き込まれる迄は、非表示部には通常表示モードの最後のサブフィールドのデータが保持されている。

#### 【 0 0 5 2 】

この場合、1 フレーム期間、非表示部の表示が乱れてしまうが、1 フレーム期間は人間の目にとっては一瞬であるため、この表示の乱れは通常は認識できない範囲である。

また、もしどうしてもこの表示の乱れが問題となる場合は、全走査区間をできるだけ早い期間のサブフィールドに設定すると解決できる。例えば、図 7 では、オン区間  $D_{on}$  に全走査区間を設定すると、表示の乱れは起こらない。

#### 【 0 0 5 3 】

さらに、通常表示モードから部分表示モードに切り替わるときに、通常表示モードの最後のフレームで、非表示部となる領域にオフデータを書き込んでから、部分表示モードに移るように設定することでも、上記表示領域の画像の乱れを防止できる。

## 【 0 0 5 4 】

## 4. 第 2 実施形態

次に、本発明をアナログ駆動方式によって実現した、第 2 実施形態の電気光学装置について説明する。

第 1 実施形態のサブフィールド駆動においては、1 フレームに 1 回のサブフィールド期間にオフデータを書き込み、もしくは数フレームに 1 回のサブフィールド期間にオフデータを書き込んだが、本実施形態のアナログ駆動方式では、図 10 に示すように数フレームに一回オフデータを書き込むことになる。

全走査フレームでは、通常表示モードと同様の走査を行う。但し、非表示領域の走査タイミングではデータ線には最も低い階調電位が印加される。

部分走査フレームでは、表示部 1 0 1 b に対応する走査信号 G<sub>p</sub> ~ G<sub>q</sub> のみが順次立ち上がり、非表示部に対応するその他の走査信号は立ち上がらない。これにより表示部 1 0 1 b における画素 1 1 0 に対してのみデータ信号すなわち画素電圧が更新される。

## 【 0 0 5 5 】

## 5. 電子機器の具体例

## 5. 1. &lt; プロジェクタ &gt;

次に、上述した電気光学装置を具体的な電子機器に用いた例のいくつかについて説明する。

まず、上記実施形態に係る電気光学装置をライトバルブとして用いたプロジェクタについて説明する。図 11 は、このプロジェクタの構成を示す平面図である。この図に示されるように、プロジェクタ 1 1 0 0 内部には、偏光照明装置 1 1 1 0 がシステム光軸 P L に沿って配置されている。この偏光照明装置 1 1 1 0 において、ランプ 1 1 1 2 からの出射光は、リフレクタ 1 1 1 4 による反射で略平行な光束となって、第 1 のインテグレートレンズ 1 1 2 0 に入射する。これにより、ランプ 1 1 1 2 からの出射光は、複数の中間光束に分割される。この分割された中間光束は、第 2 のインテグレートレンズを光入射側に有する偏光変換素子 1 1 3 0 によって、偏光方向がほぼ揃った一種類の偏光光束（s 偏光光束）に変換されて、偏光照明装置 1 1 1 0 から出射されることとなる。

## 【0056】

さて、偏光照明装置1110から出射されたs偏光光束は、偏光ビームスプリッタ1140のs偏光光束反射面1141によって反射される。この反射光束のうち、青色光(B)の光束がダイクロイックミラー1151の青色光反射層にて反射され、反射型の電気光学装置100Bによって変調される。また、ダイクロイックミラー1151の青色光反射層を透過した光束のうち、赤色光(R)の光束は、ダイクロイックミラー1152の赤色光反射層にて反射され、反射型の電気光学装置100Rによって変調される。一方、ダイクロイックミラー1151の青色光反射層を透過した光束のうち、緑色光(G)の光束は、ダイクロイックミラー1152の赤色光反射層を透過して、反射型の電気光学装置100Gによって変調される。

## 【0057】

このようにして、電気光学装置100R、100G、100Bによってそれぞれ色光変調された赤色、緑色、青色の光は、ダイクロイックミラー1152、1151、偏光ビームスプリッタ1140によって順次合成された後、投写光学系1160によって、スクリーン1170に投写されることとなる。なお、電気光学装置100R、100Bおよび100Gには、ダイクロイックミラー1151、1152によって、R、G、Bの各原色に対応する光束が入射するので、カラーフィルタは必要ない。

## 【0058】

ところで、プロジェクタ1100においては、画面表示モードによって、必要とされる表示部101bの大きさが異なる。例えば、表示領域101aが1024×768画素確保されていたとしても、プロジェクタ1100がVGAモードで画像表示している際には、640×480画素の領域で十分な場合がある。かかる場合は、プロジェクタ1100のコントローラ(図示せず)から電気光学装置100に対して、縦768行のほぼ中央に位置する480行のみを走査するように、表示領域信号p、qが供給されることになる。

## 【0059】

## 5. 2. &lt;モバイル型コンピュータ&gt;

次に、上記電気光学装置を、モバイル型のパーソナルコンピュータに適用した例について説明する。図12は、このパーソナルコンピュータの構成を示す正面図である。図において、モバイル型コンピュータ1200は、キーボード1202を備えた本体部1204と、表示ユニット1206とから構成されている。この表示ユニット1206は、先に述べた電気光学装置100の後方にバックライトを付加することにより構成されている。

#### 【0060】

モバイル型コンピュータにおいても、プロジェクタ1100と同様に、画面表示モードによって、必要とされる表示部101bの大きさが異なる。従って、例えばモバイル型コンピュータ1200がVGAモードで動作している際には、モバイル型コンピュータ1200のCPU（図示せず）から電気光学装置100に対して、縦768行のほぼ中央に位置する480行のみを走査するように、表示領域信号p, qが供給されることになる。

#### 【0061】

### 5. 3. <携帯電話機>

さらに、上記電気光学装置を、携帯電話機に適用した例について説明する。図13は、この携帯電話機の構成を示す斜視図である。図において、携帯電話機1300は、複数の操作ボタン1302のほか、受話口1304、送話口1306とともに、電気光学装置100を備えるものである。この電気光学装置100にも、必要に応じてその後方にバックライトが設けられる。この構成においても、待ち受け時、発着信時、あるいは単なる音声通話時においては、表示領域101aの一部のみを表示部101bとするように、携帯電話機1300のコントローラ（図示せず）から電気光学装置100に対して表示領域信号p, qが供給されることになる。

#### 【0062】

### 5. 4. <その他>

電子機器としては、以上説明した他にも、液晶テレビや、ビューファインダ型、モニタ直視型のビデオテープレコーダ、カーナビゲーション装置、ページャ、電子手帳、電卓、ワードプロセッサ、ワークステーション、テレビ電話、POS

端末、タッチパネルを備えた機器等などが挙げられる。そして、これらの各種電子機器に対して、上述した電気光学装置が適用可能なのは言うまでもない。

#### 【0063】

#### 6. 変形例

本発明は上述した実施形態に限定されるものではなく、例えば以下のように種々の変形が可能である。

(1) 図7に示した例においては、1または3フレーム周期で全走査区間が発生している。このように、全走査区間が生じる周期はフレーム周期の奇数倍に設定することが好適である。奇数倍に設定することにより、全走査区間が発生する毎に交流化信号FRのレベルが反転していることになるから、直流成分をなくし、液晶の劣化を防止できるからである。但し、全走査区間の発生周期は、必ずしもフレーム周期の奇数倍である必要はなく、偶数倍にすることもできる。かかる場合には、非表示部におけるデータ信号d1, d2, d3, … dnの極性を、表示部101bにおける極性とは独立して設定し、全走査区間が生ずる毎に極性を反転すればよい。

#### 【0064】

(2) また、上記各実施形態において、全走査区間における走査期間は、「表示部101bを走査する表示部走査期間Tpqと、その前後において非表示部を走査する非表示部走査期間とを合わせた走査期間」であると考えることができる。すなわち、上記各実施形態においては、非表示部走査期間は、必ずある特定の表示部走査期間Tpqの前後に配置されていた。しかし、非表示部走査期間は必ずしもこのように配置される必要はない。例えば、まだら模様の表示を抑制するために非表示部を少なくとも3フレーム周期で走査する必要があるなら、3フレームの期間内で非表示部の各走査線が少なくとも1回走査されれば良いのであるから、この3フレームの期間内に非表示部走査期間を離散的に配置してもよい。これにより、電気光学装置100における消費電力を平均化することができ、消費電力を抑制することが可能になる。

#### 【0065】

(3) 上記実施形態において対向電極108に印加する駆動信号LCOMは零電



位であったが、各画素に印加される電圧はトランジスタ116の特性、蓄積容量119や液晶の容量等によって、電圧がシフトする場合がある。この様な場合には、対向電極108に印加する駆動信号LCOMのレベルを電圧のシフト量に応じてずらしてもよい。

#### 【0066】

(4) また、上記実施形態においては、電気光学装置を構成する素子基板101をガラスや石英などの非晶質基板とし、ここに半導体薄膜を堆積してTFTを形成したが、本発明は、これに限られない。例えば、素子基板101を不透明な半導体基板によって構成し、画素電極118をアルミニウムなどの反射性金属から形成し、対向基板102をガラスなどから構成すると、電気光学装置100を反射型として用いることができる。また、走査線駆動回路130やデータ線駆動回路140は外付けの構成としてもよい。さらに、タイミング信号生成回路200、データ変換回路300、およびデータ線駆動回路140を1チップにまとめたり、他の回路をまとめるような構成も可能である。

#### 【0067】

(5) さらに、上記実施形態は本発明を液晶を用いた電気光学装置に適用した例を説明したが、他の電気光学装置、特に、スイッチング素子を介して電極間に電化を保持し、該保持された電荷によって生ずる電圧値に基づいて表示を行うものであれば全てに適用可能である。このような電気光学装置としては液晶のほかに、2つのトランジスタ、コンデンサ及び有機EL素子で画素を構成するエレクトロルミネッセンス装置などが考えられる。特に有機ELの場合は、液晶のような交流駆動をする必要が無く、極性反転をしなくて良い。

#### 【0068】

(6) 上記実施形態においては、走査信号G1, G2, G3, …, G<sub>m</sub>を順次排他的に出力することによって走査線112を上から順に選択する例を挙げたが、走査線112の選択順序はこれに限定されるものではなく、例えば走査信号を「G1, G11, G21, …, G2, G12, G22, …, G3, G13, G23, …」の如く、複数ライン毎に飛ばしながら出力し、1サブフィールド内で全ラインの走査線112を選択するようにしてもよい。

【 0 0 6 9 】

【発明の効果】

以上説明したように本発明によれば、表示部に対応する第 1 の走査線を第 1 の周期で走査するとともに、この第 1 の走査線以外の第 2 の走査線を、第 1 の周期よりも長い第 2 の周期で走査するから、非表示部においてまだら模様が生ずることを抑制できる。

【図面の簡単な説明】

【図 1】 本発明の第 1 実施形態による電気光学装置の電氣的構成を示すブロック図である。

【図 2】 第 1 および第 2 実施形態における画素の構成例を示す図である。

【図 3】 第 1 実施形態におけるデータ変換回路 3 0 0 のブロック図である。

【図 4】 第 1 実施形態におけるデータ線駆動回路 1 4 0 のブロック図である。

【図 5】 第 1 実施形態における階調データと画素電極 1 1 8 への印加波形との関係を示すタイミングチャートである。

【図 6】 第 1 および第 2 実施形態における電気光学装置の構造図である。

【図 7】 第 1 実施形態のフレーム構成例を示す図である。

【図 8】 第 1 実施形態の電気光学装置の全走査区間におけるタイミングチャートである。

【図 9】 第 1 実施形態の電気光学装置の部分走査区間におけるタイミングチャートである。

【図 1 0】 第 2 実施形態のフレーム構成例を示す図である。

【図 1 1】 第 1 および第 2 実施形態を適用した電子機器の一例たるプロジェクタ 1 1 0 0 の平面図である。

【図 1 2】 同電気光学装置を適用した電子機器の一例たるモバイル型コンピュータ 1 2 0 0 の正面図である。

【図 1 3】 同電気光学装置を適用した電子機器の一例たる携帯電話機 1 3 0 0 の斜視図である。

【符号の説明】

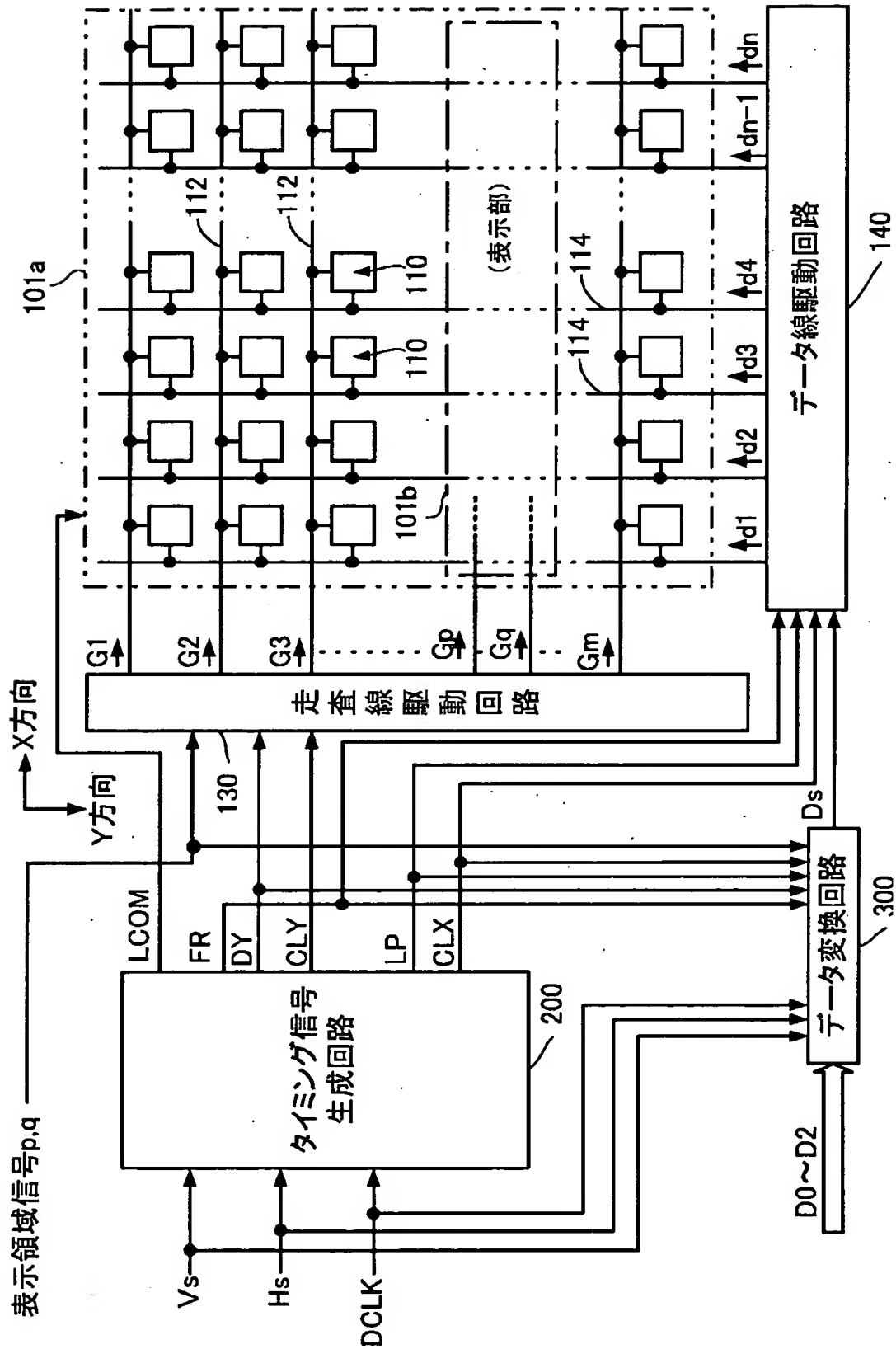
- 1 0 0 ……電気光学装置
- 1 0 1 ……素子基板
- 1 0 1 a ……表示領域
- 1 0 1 b ……表示部
- 1 0 5 ……液晶
- 1 0 8 ……対向電極（第 2 の電極
- 、 1 1 0 ……画素
- 1 1 2 ……走査線
- 1 1 4 ……データ線
- 1 1 6 ……トランジスタ（スイッチング素子）
- 1 1 8 ……画素電極（第 1 の電極）
- 1 1 9 ……蓄積容量
- 1 3 0 ……走査線駆動回路
- 1 4 0, 1 5 0 ……データ線駆動回路
- 2 0 0, 2 5 0 ……タイミング信号生成回路
- 3 0 0 ……データ変換回路
- 3 1 0 ……書込みアドレス制御部
- 3 2 0, 3 2 1, 3 2 2 ……メモリブロック
- 3 3 0 ……表示アドレス制御部
- 3 3 2 ……オア回路
- 3 3 4 ……アンド回路
- 1 1 0 0 ……プロジェクタ
- 1 2 0 0 ……モバイル型コンピュータ
- 1 2 0 2 ……キーボード
- 1 2 0 4 ……本体部
- 1 2 0 6 ……表示ユニット
- 1 3 0 0 ……携帯電話機
- 1 3 0 2 ……操作ボタン

- 1 4 1 0 ..... X シフトレジスタ
- 1 4 2 0 ..... 第 1 のラッチ回路
- 1 4 3 0 ..... 第 2 のラッチ回路
- 1 4 4 0 ..... 電位選択回路
- 1 5 2 0 ..... 第 1 のサンプルホールド回路
- 1 5 3 0 ..... 第 2 のサンプルホールド回路
- 1 5 4 0 ..... バッファ回路

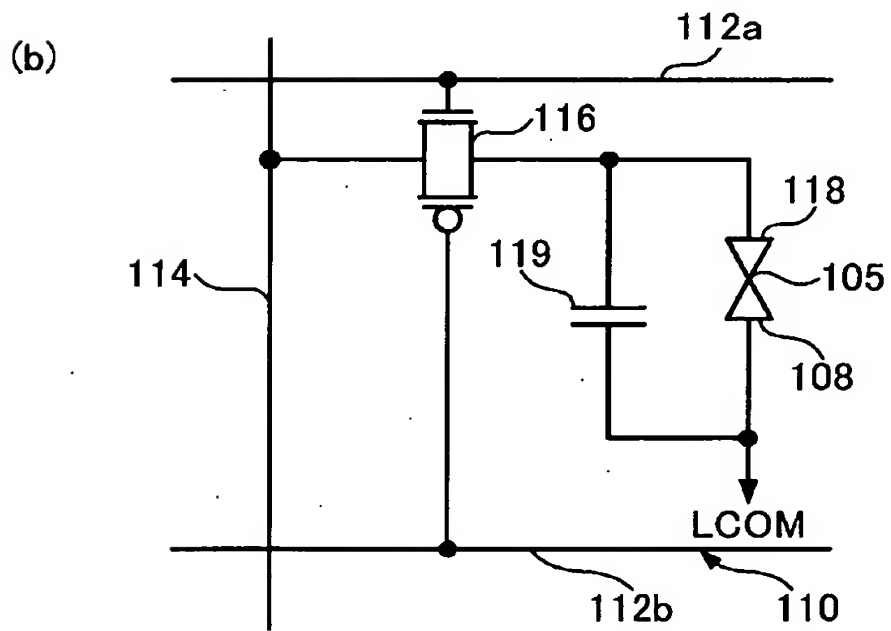
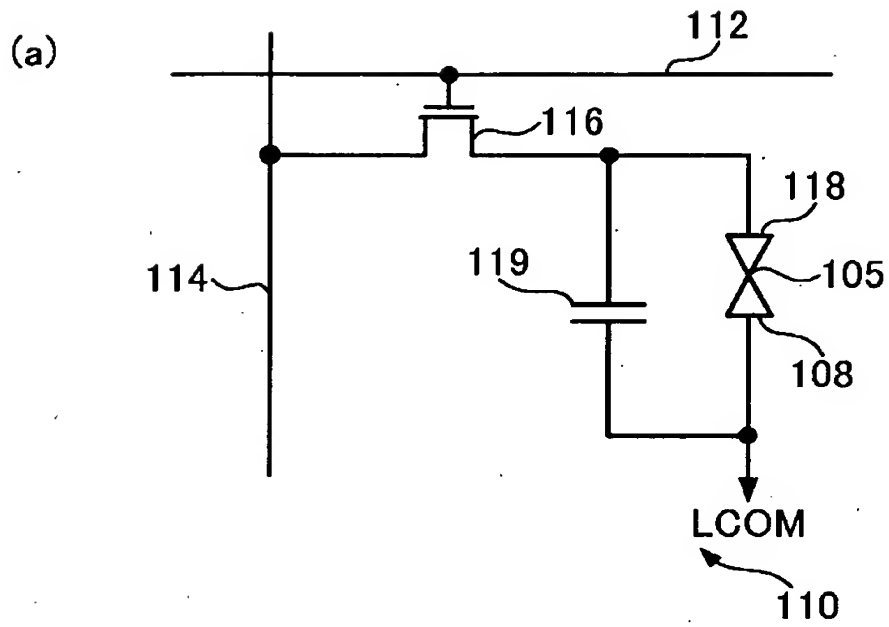
特 2 0 0 1 - 0 6 7 6 4 5

【書類名】 図面

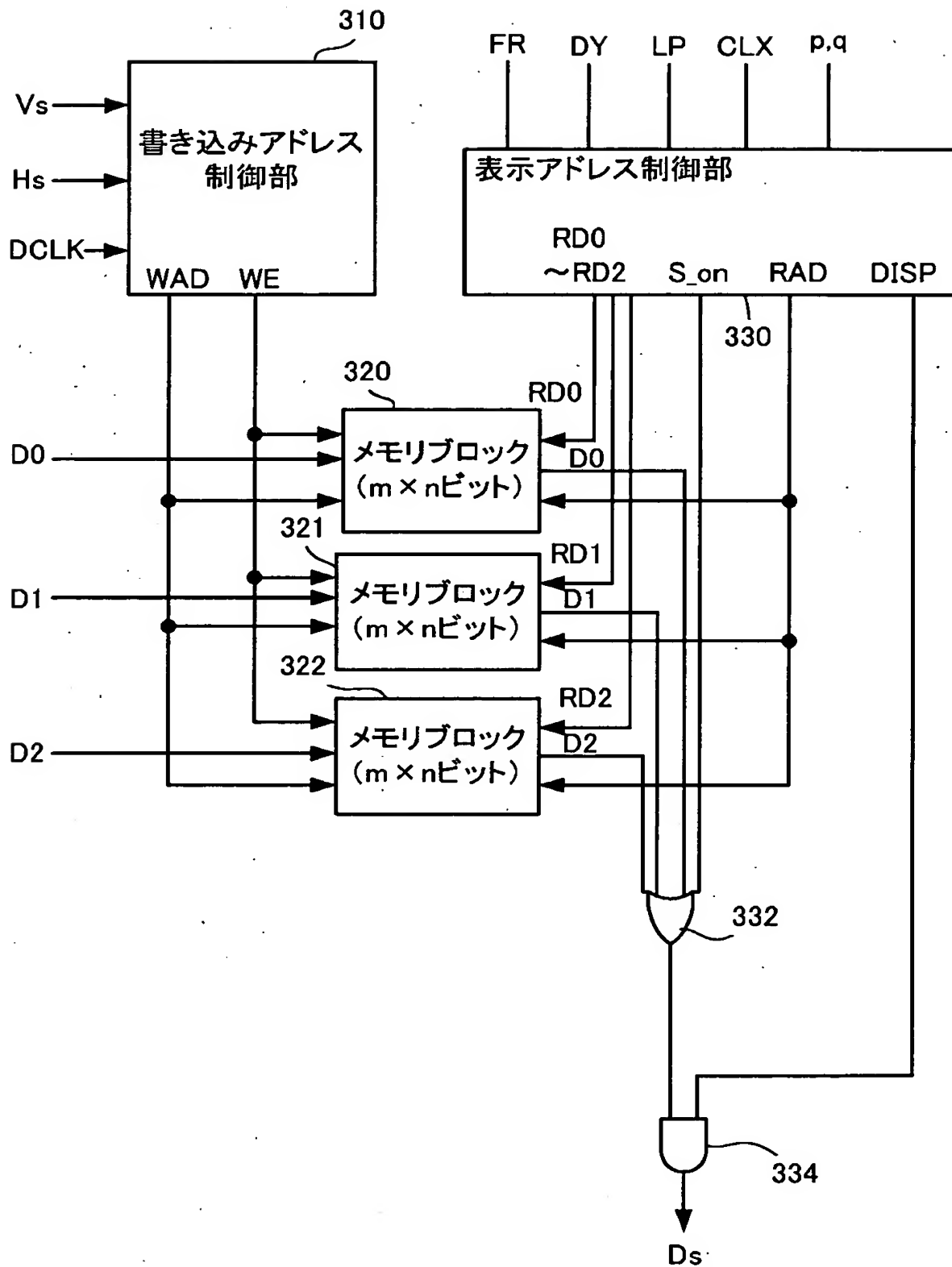
【図 1】



【図 2】

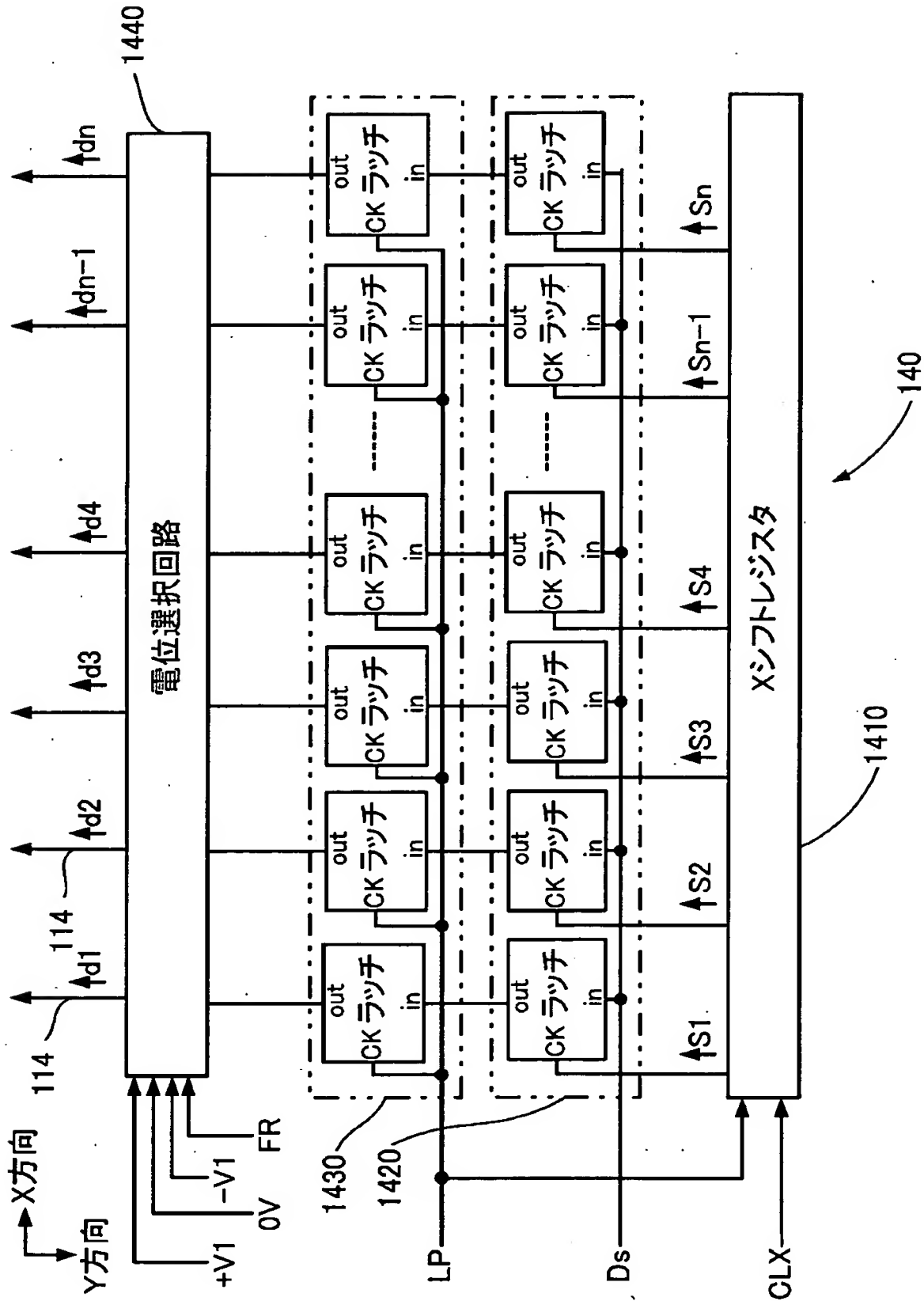


【図 3】

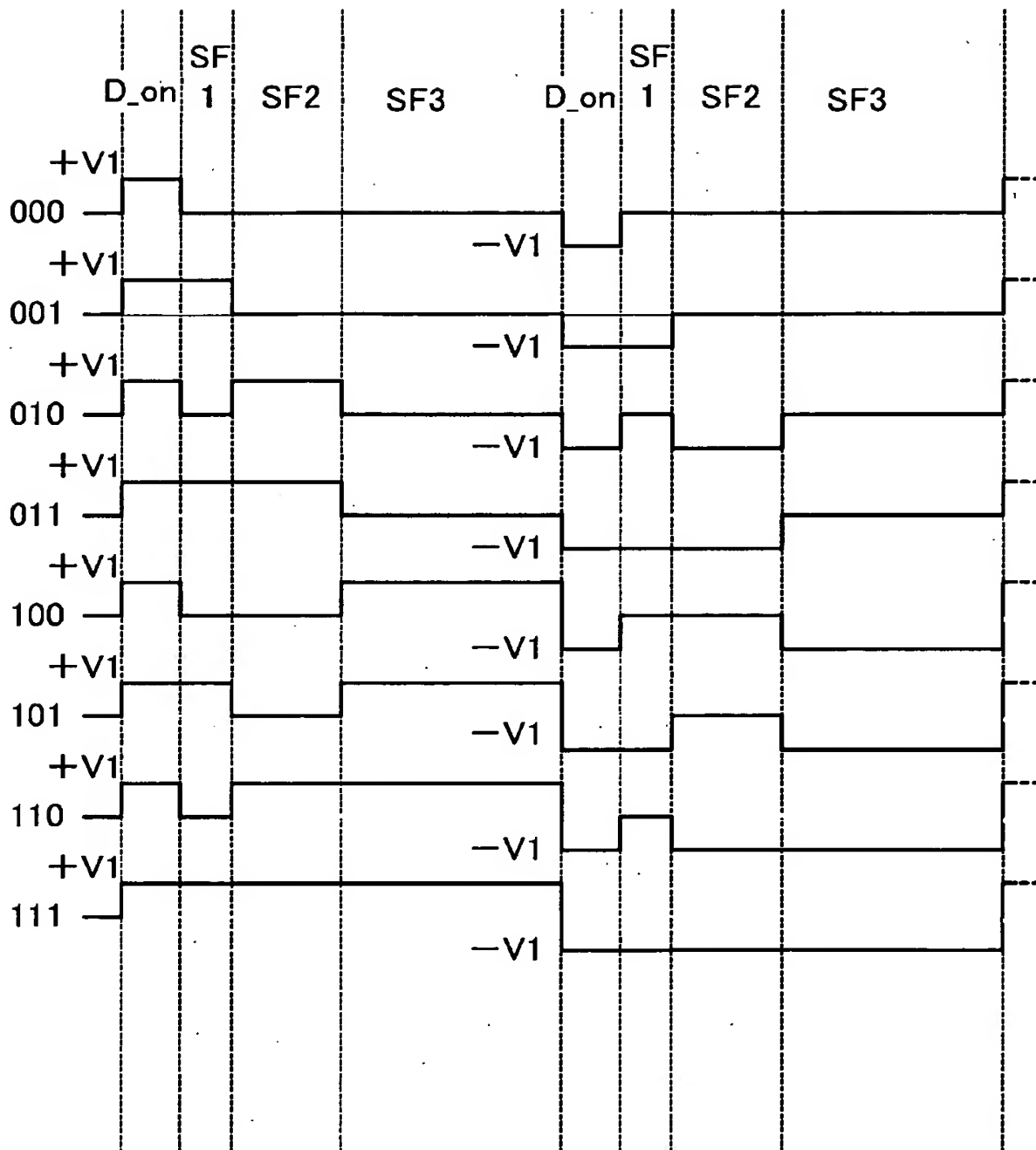




【図 4】

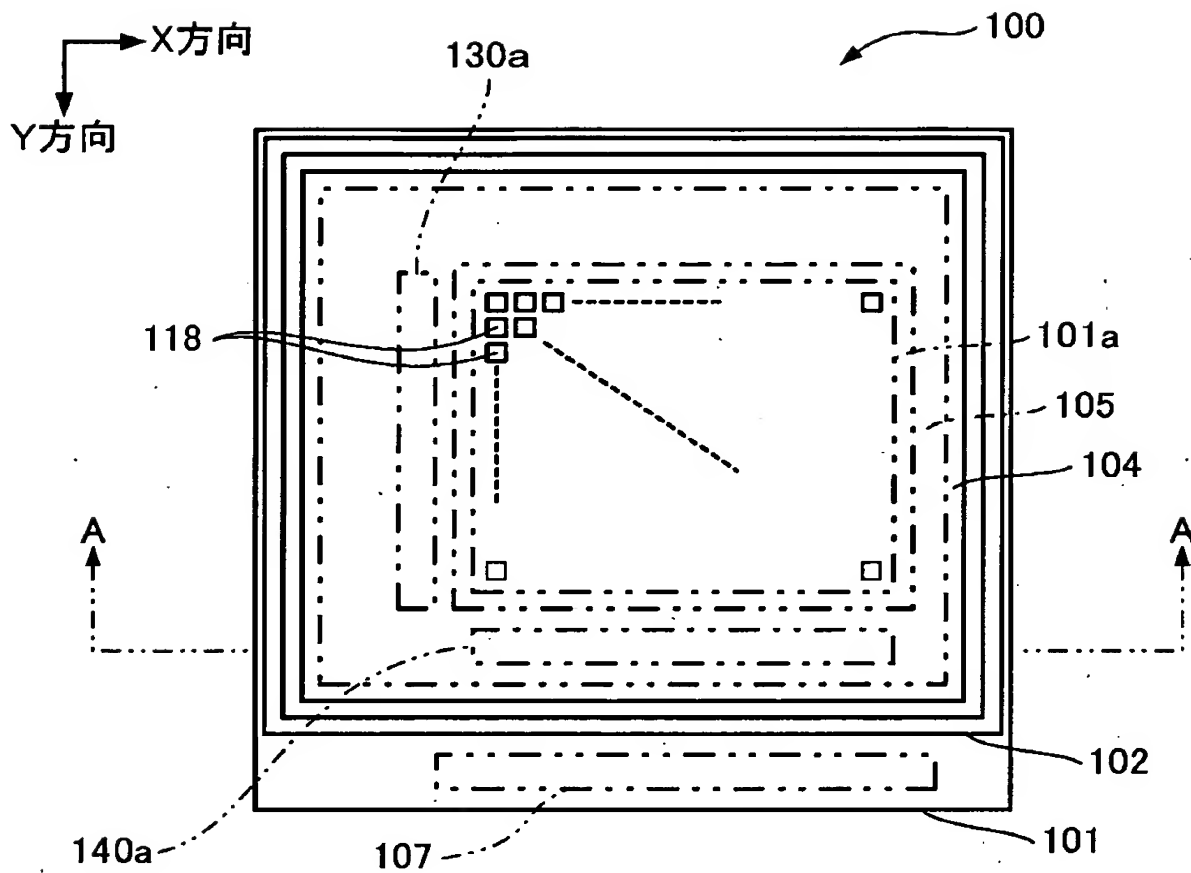


【図 5】

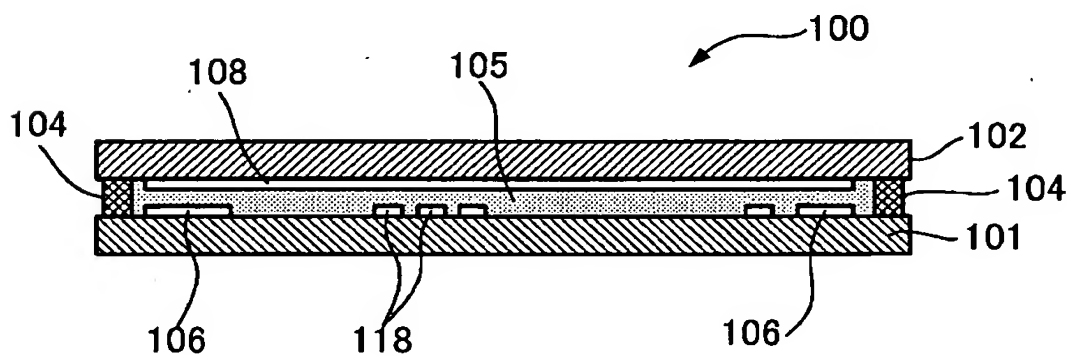


【図6】

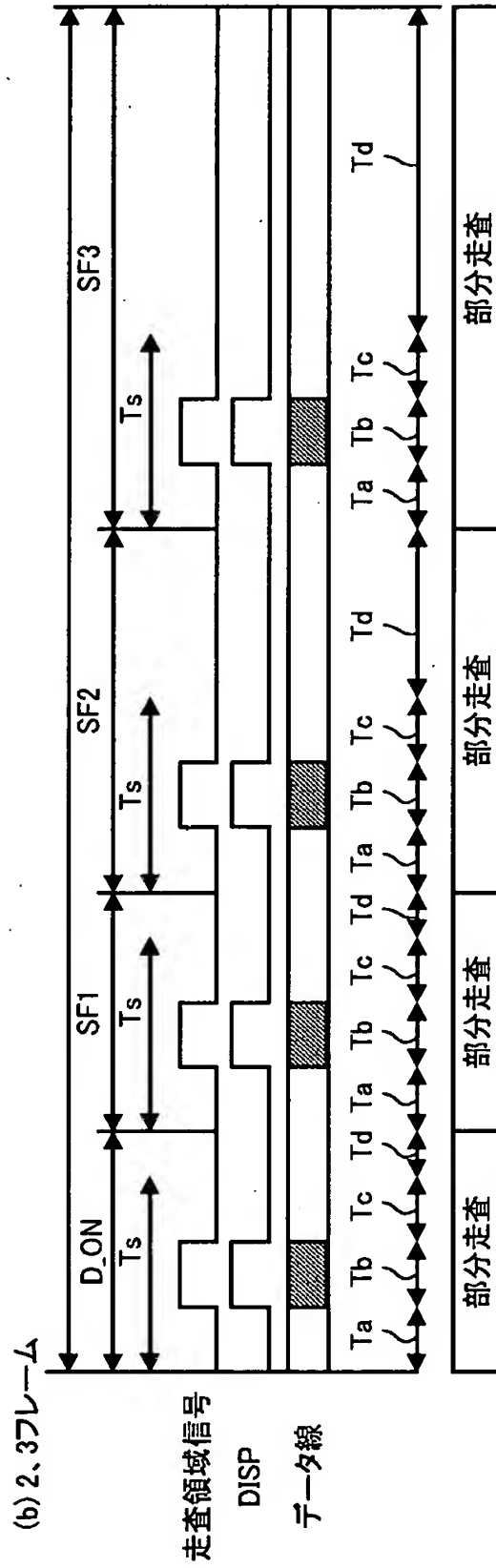
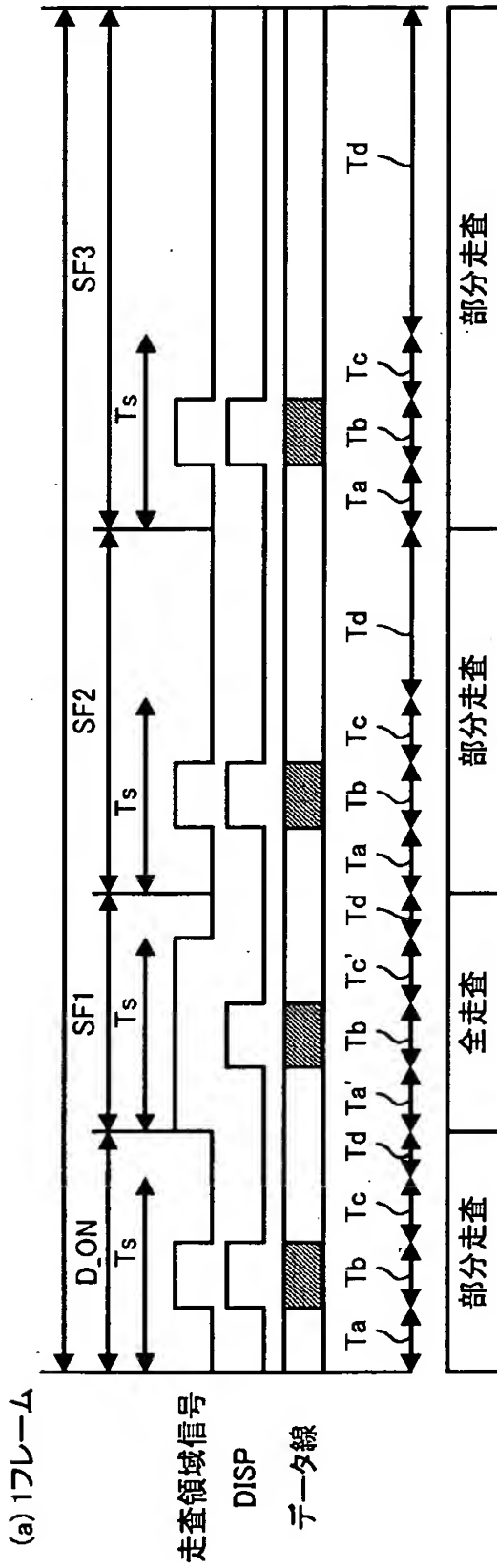
(a)



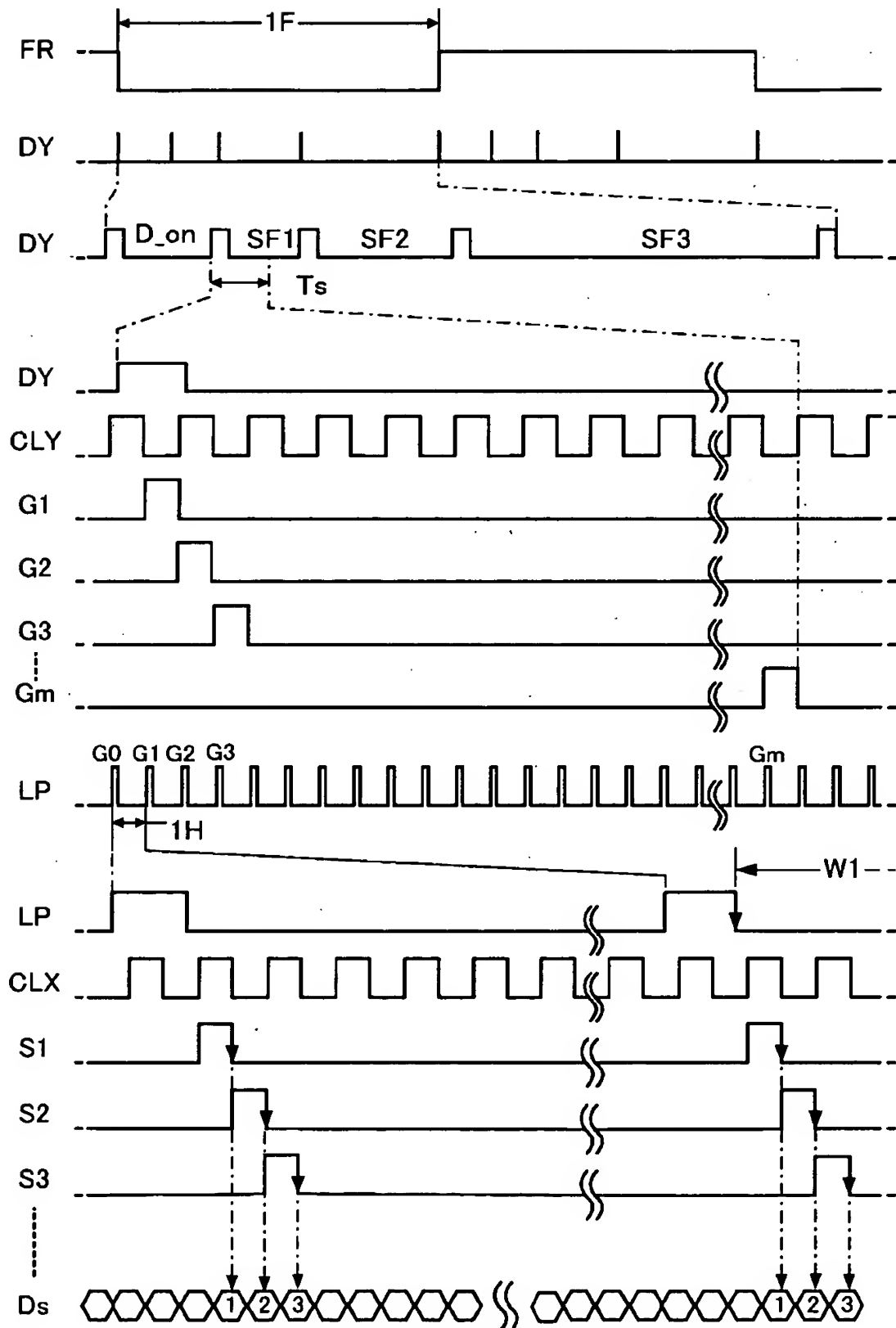
(b)



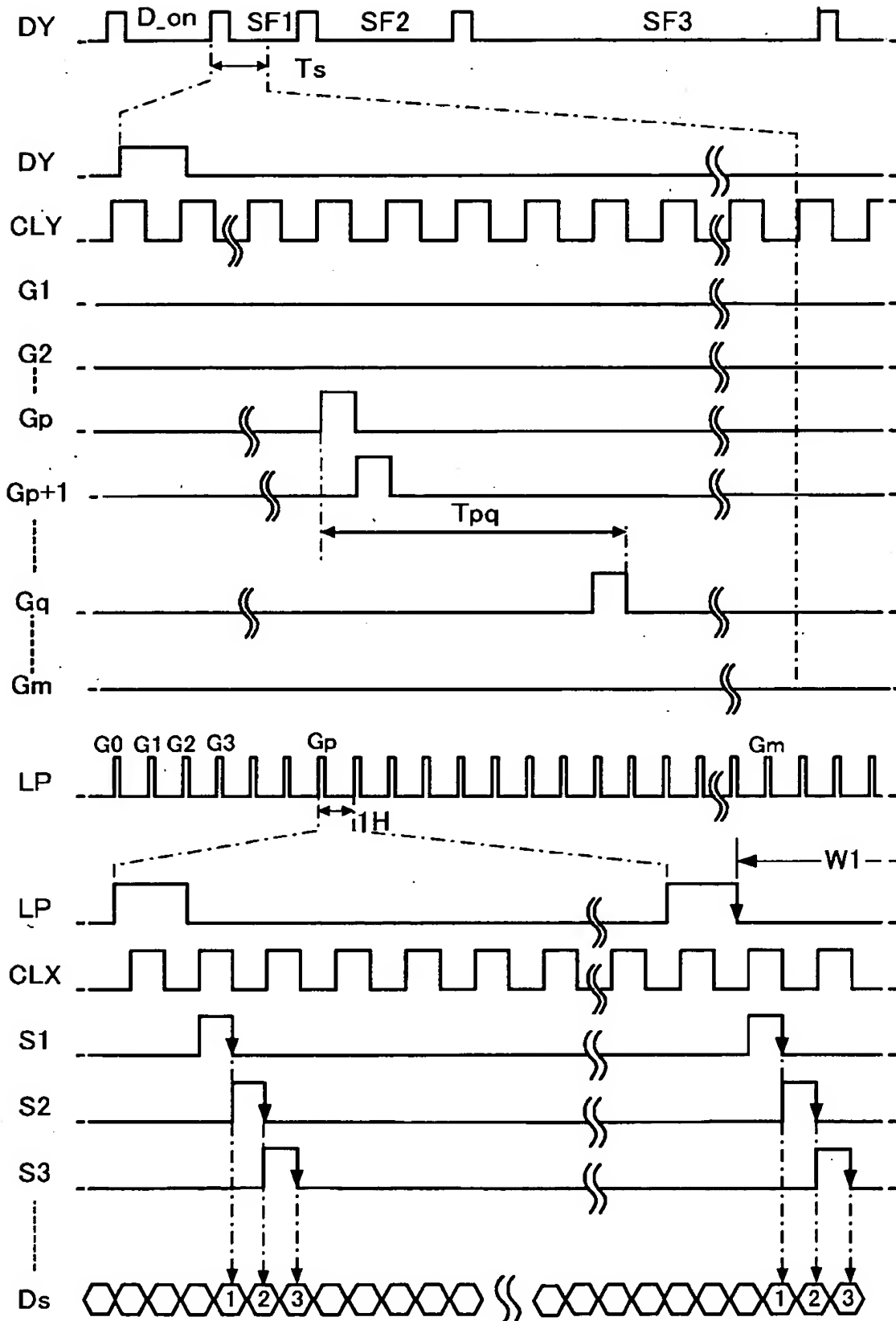
【図 7】



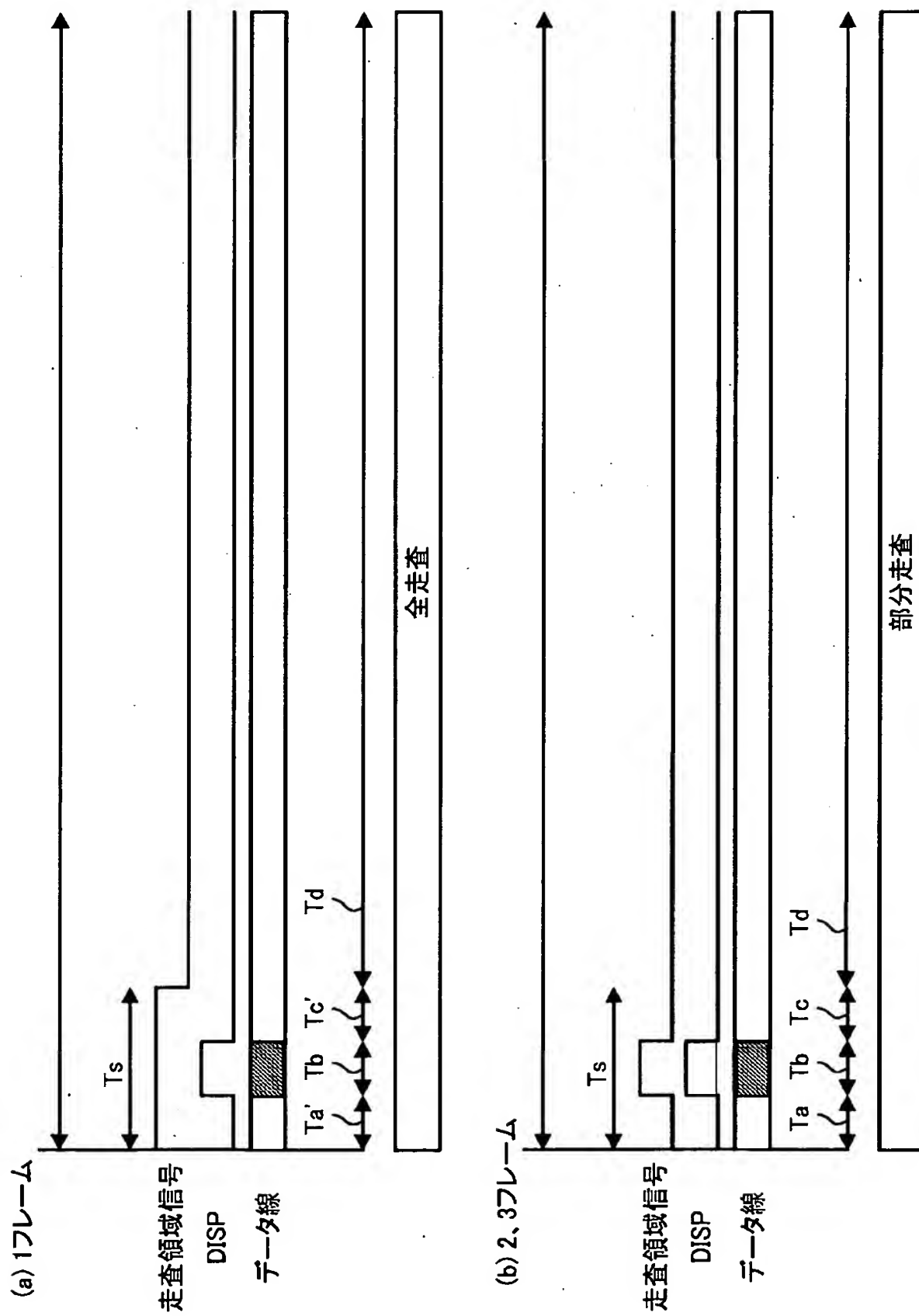
【図 8】



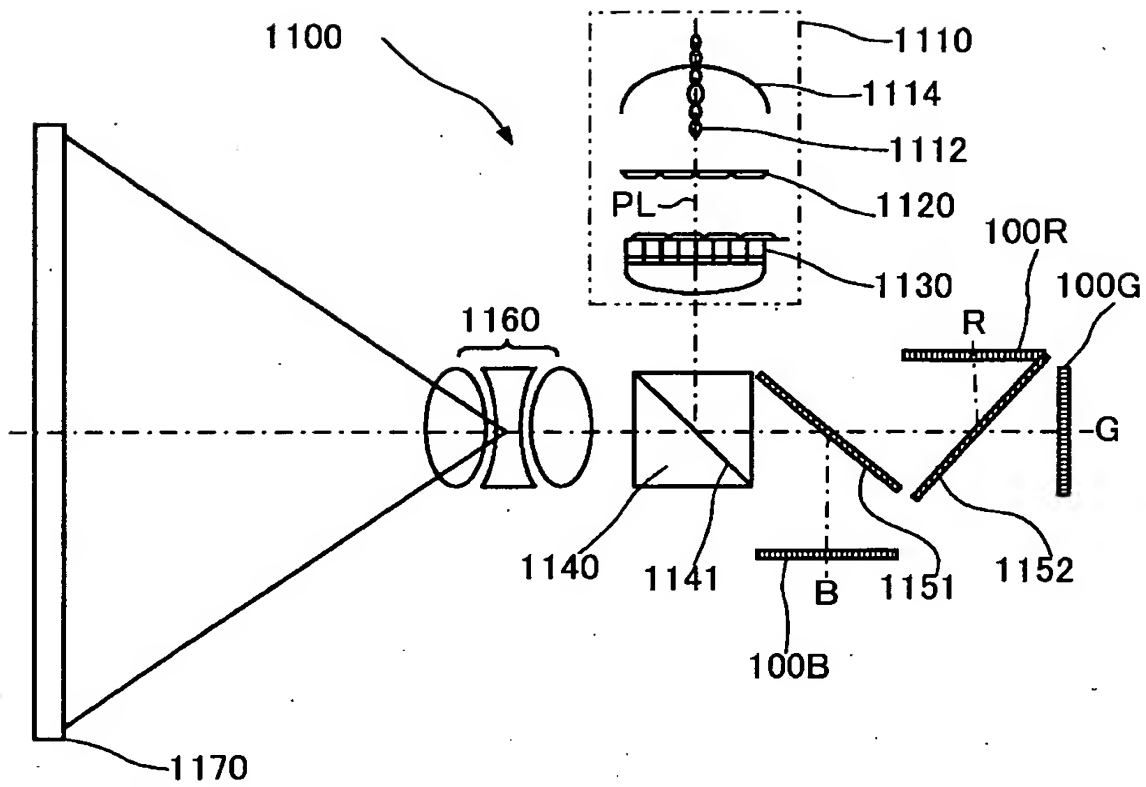
【図 9】



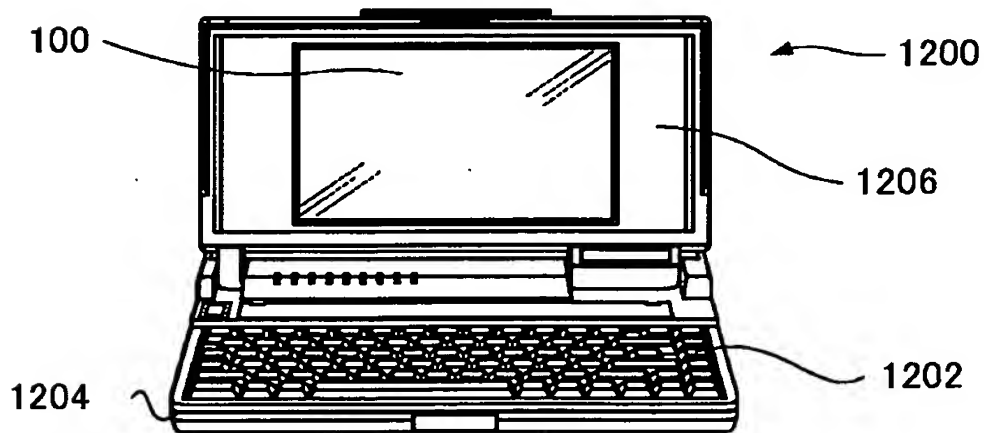
【図10】



【図 1 1】

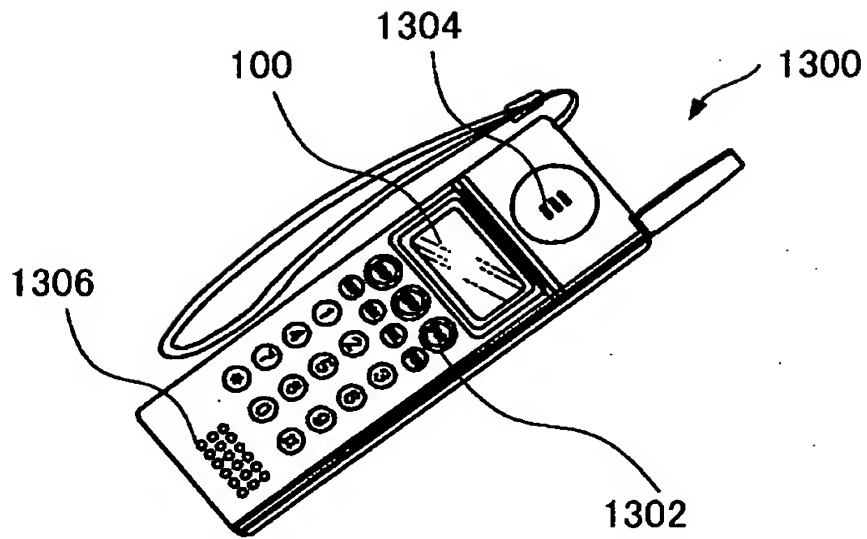


【図 1 2】





【図 1 3】



【書類名】 要約書

【要約】

【課題】 液晶表示装置においては、全表示領域の表示が不要である場合は、一部の走査線のみを走査することによって消費電力を低減することが一般的である。その際、非表示部において、リーク電流等の影響によりまだら模様が視認されることを防止する。

【解決手段】 図7はサブフィールド駆動方式によるフレーム構成を示す。ここで、同図(a)のサブフィールドSF1においては、非表示部および表示部の双方の走査線が走査される。また、同図(a)の他のサブフィールドおよび同図(b)においては、表示部の走査線のみが走査される。非表示部が走査される際には、画素に印加される電位は対向電極の電位（例えば零電位）に等しくなるようにするとよい。この例では3フレーム毎に全走査区間を設けているが、全走査区間を設ける間隔は、まだら模様が目立たないように、電気光学装置の物理特性に応じて決定される。

【選択図】 図7

出 願 人 履 歴 情 報

識別番号 [000002369]

1. 変更年月日 1990年 8月20日  
[変更理由] 新規登録  
住 所 東京都新宿区西新宿2丁目4番1号  
氏 名 セイコーエプソン株式会社